

# 高渗透率下一种提高 LCL 滤波并网逆变器鲁棒性的新型锁相环设计方案

杨明<sup>1</sup>, 赵月圆<sup>1</sup>, 杨杰<sup>1</sup>, 胡梦圆<sup>1</sup>, 解宝<sup>2</sup>

(1. 河南省煤矿装备智能检测与控制重点实验室(河南理工大学电气工程与自动化学院), 河南省 焦作市 454003; 2. 光伏系统教育部工程研究中心(合肥工业大学), 安徽省 合肥市 230009)

## A New Phase-locked Loop Design Scheme to Improve the Robustness of LCL Filtered Grid-connected Inverters Under High Permeability

YANG Ming<sup>1</sup>, ZHAO Yueyuan<sup>1</sup>, YANG Jie<sup>1</sup>, HU Mengyuan<sup>1</sup>, XIE Bao<sup>2</sup>

(1. Henan Key Laboratory of Intelligent Detection and Control of Coal Mine Equipment, Henan Polytechnic University (School of Electrical Engineering and Automation), Jiaozuo 454003, Henan Province, China; 2. Ministry of Education Photovoltaic Systems Engineering Research Center (Hefei University of Technology), Hefei 230009, Anhui Province, China)

**ABSTRACT:** Under high permeability, LCL filtered grid-connected inverters may cause system instability due to the interaction of phase locked loop (PLL) and grid impedance. Based on the above background, the equivalent control block diagram of PLL considering the influence of grid impedance is established. By using the function relation between the output phase angle of PLL and the disturbance quantity, the main reason of the system robustness decline is revealed, and the main disadvantages of the traditional pre-filter PLL are analyzed. In view of this, from the perspective of optimizing the control structure of PLL, a new design scheme of PLL is proposed, and the equivalent transfer function of the proposed PLL is deduced. At the same time, the specific parameter design method is given through the design example. Theoretical analysis shows that the proposed new PLL has the same harmonic attenuation characteristics as the traditional pre-second-order low-pass filter PLL, the robustness of the system is guaranteed, and the unit power factor of grid connected common point can be realized without additional phase compensation link. Finally, the effectiveness of the proposed new PLL design scheme is verified by simulation and experimental results.

**KEY WORDS:** high permeability; grid-connected inverters; new phase-locked loop; parameter design; robustness

**摘要:** 高渗透率下 LCL 滤波并网逆变器可能因锁相环与电

网阻抗的交互影响而引发系统失稳问题。基于上述背景, 首先建立考虑电网阻抗影响时的锁相环等效控制框图, 利用锁相环输出相角与扰动量之间的函数关系揭示系统鲁棒性下降的主要原因, 剖析传统前置滤波器锁相环存在的主要弊端。鉴于此, 从优化锁相环控制结构角度考虑, 提出一种新型锁相环设计方案, 并对所提锁相环的等效传递函数进行推导, 同时通过设计示例给出具体的参数设计方法。理论分析表明, 所提新型锁相环拥有和传统前置二阶低通滤波器锁相环相同的谐波衰减特性, 系统鲁棒性得到保证, 并且无需额外的相位补偿环节即可实现并网公共点单位功率因数入网。最后, 通过仿真和实验结果验证所提新型锁相环设计方案的有效性。

**关键词:** 高渗透率; 并网逆变器; 新型锁相环; 参数设计; 鲁棒性

## 0 引言

随着光伏、风电等新能源装机容量的快速增长, 新能源发电渗透率逐年增加<sup>[1-2]</sup>。由于新能源电站通常分布于偏远地区, 当系统输电线路较长、区域电网中隔离变压器又较多时, 电网易呈现以“高电网阻抗”为特征的弱电网, 同时通过短路比(short circuit ratio, SCR)对电网强弱进行区分<sup>[3-4]</sup>。

近年来, 针对高渗透率下 LCL 滤波并网逆变器稳定性问题的研究大致可以分为 2 个方面。1) 逆变系统在几百赫兹到几千赫兹中高频段, 电流控制环路、电网电压前馈环节和数字控制延时环节与电网阻抗的交互影响会导致滤波器环路谐振频率

基金项目: 国家自然科学基金项目(U1804143)。

Project Supported by National Natural Science Foundation of China (U1804143).

偏移，系统可能因稳定裕度太低而引发入网电流谐波谐振甚至失稳问题。对此，现有文献分别从优化并网逆变器电流控制策略、在并网公共点(point of common coupling, PCC)附加有源阻尼装置、基于实时检测电网阻抗的自适应控制策略等角度提出应对策略<sup>[5-8]</sup>。2) 逆变系统在几百赫兹的锁相环(phase locked loop, PLL)带宽频段，PLL 环节与电网阻抗的耦合影响亦会严重威胁系统的稳定性<sup>[9-10]</sup>。例如，理想电网下，锁相环可以准确提取并网公共点电压信息，实现入网电流与 PCC 点电压同步，但是在高渗透率下，以本文设计的 2.5kW 单相并网逆变器为例，短路比(short circuit ratio, SCR) $<5$  时，传统锁相环的耦合影响会导致系统鲁棒性逐渐变差甚至失稳。所以在高渗透率下，锁相环所引发的系统失稳问题不容忽视。

针对高渗透率下锁相环所引发的系统失稳问题研究，归纳总结主要包括：1) 通过参数优化方式提高系统对弱电网的适应能力，但是无法适应电网阻抗的宽范围变化。例如：文献[11]通过建立锁相环的小信号模型，提出了基于相位裕度要求的锁相环设计方案。文献[12]通过建立小信号阻抗模型分析锁相环对电流控制器和逆变器输出阻抗的影响，提出改进电流控制器参数的设计方案。2) 通过串联附加环节对锁相环进行改进设计。例如：文献[13-14]分别采用前置二阶低通滤波器和串联复数滤波器锁相环，增强锁相环的谐波衰减能力，但前置二阶低通滤波器需要额外的相位补偿环节，串联复数滤波器在提高系统相位裕度能力方面有限。文献[15]利用并网电流在 PLL 输入端引入负系数前馈，该方案效果明显，但是微分环节较难实现，并且需要额外的相位矫正环节。3) 对系统等效输出阻抗进行相角补偿，但该方案需要明确补偿的频率范围，并且可能引起基频相位偏差。例如：文献[16]通过在线测量电网阻抗提出一种动态阻抗相角补偿的控制策略。文献[17]通过建立正负序锁相环模型，分析表明负序输出阻抗是导致系统鲁棒性变差的主要因素，并借助虚拟阻抗提高负序输出阻抗在

交截频率范围内的相角裕度。文献[18]通过建立考虑电网阻抗的锁相环小信号模型和锁相环输出相角补偿校正，来提高系统稳定性。4) 通过提高锁相环的阻尼比进而提高系统鲁棒性，但是该方案无法适应电网阻抗的宽范围变化。例如：文献[19]提出一种根据扰动量实时调整锁相环阻尼比的自适应锁相环控制方案。文献[20]提出一种避免阻尼比下降的锁相环参数设计方法。

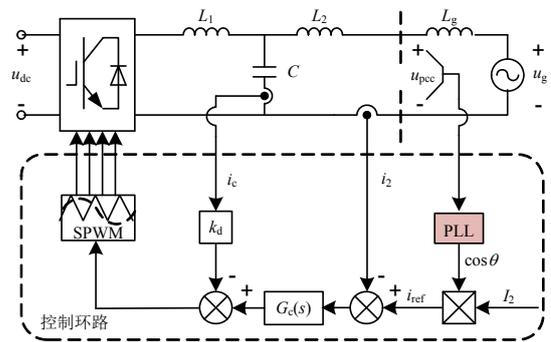
综上所述，高渗透率下锁相环所引发的系统失稳问题仍未被充分研究，针对锁相环结构的改进设计目前还鲜有解决方案。本文旨在进一步揭示并网逆变器因锁相环与电网阻抗的交互影响而引发的系统鲁棒性降低问题，剖析传统前置滤波器 PLL 的主要弊端，在此基础上，提出一种新型锁相环设计方案，同时给出具体的参数设计方法。理论分析和实验结果表明，该新型锁相环拥有较强的谐波抑制能力，可有效解决高渗透率下系统鲁棒性下降甚至失稳问题，并且无需附加额外的相位补偿环节。

## 1 高渗透率下前置滤波器 PLL 特点分析

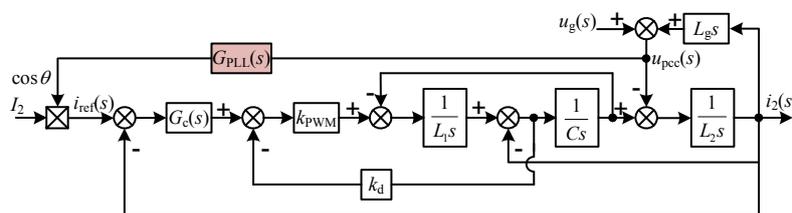
### 1.1 LCL 滤波并网逆变器的数学模型

图 1 为采用并网电流反馈和电容电流有源阻尼策略的单相并网逆变器拓扑结构和控制框图。

图 1 中： $L_1$ 、 $C$  和  $L_2$  构成 LCL 滤波器； $L_g$  为电网阻抗(本文考虑最恶劣情况，认为电网阻抗为纯电感)； $u_{dc}$ 、 $u_{pcc}$ 、 $u_g$  分别为直流母线电压、并网点电压和电网电压； $i_c$ 、 $i_2$  分别为滤波电容电流和并网电流； $I_2$ 、 $i_{ref}$  分别为并网电流给定幅值和并网电流



(a) 拓扑结构



(b) 系统控制框图

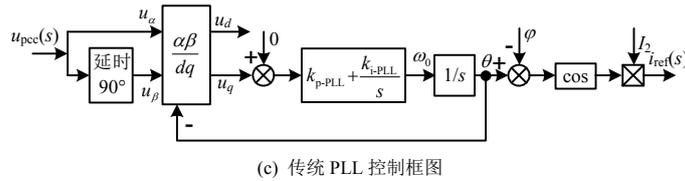


图 1 单相并网逆变器的拓扑结构和控制框图

Fig. 1 Topological structure and control block diagram of single-phase grid-connected inverter

参考值； $k_d$  为电容电流有源阻尼系数； $k_{PWM}$  为脉宽调制增益； $\theta$  为锁相环 PLL 的输出相角； $k_{p-PLL}$  和  $k_{i-PLL}$  分别为传统 PLL 环节中 PI 控制器的比例系数和积分系数； $G_c(s)$  为准比例谐振 (proportional resonant, PR) 电流控制器，其传递函数表达式为

$$G_c(s) = k_p + \frac{2\omega_c k_r s}{s^2 + 2\omega_c s + \omega_0^2} \quad (1)$$

式中  $k_p$ 、 $k_r$ 、 $\omega_0$ 、 $\omega_c$  分别为准 PR 电流控制器的比例系数、谐振系数、谐振角频率和控制带宽。

此外， $G_{PLL}(s)$  为传统 PLL 环节的传递函数。从图 1(b) 可以看出，由于 PLL 环节的存在， $i_{ref}$  与  $u_{pcc}$  之间存在耦合，且有： $i_{ref}(s) = I_2 G_{PLL}(s) u_{pcc}(s)$ 。根据文献[11]可知， $G_{PLL}(s)$  的传递函数表达式为

$$G_{PLL}(s) = \frac{1}{2} \frac{k_{p-PLL}(s - j\omega_0) + k_{i-PLL}}{(s - j\omega_0)^2 + U_m [k_{p-PLL}(s - j\omega_0) + k_{i-PLL}]} \quad (2)$$

式中  $U_m$  为并网点电压的幅值。

### 1.2 传统前置滤波器 PLL 特点分析

考虑电网阻抗影响时，由图 1 可知，并网点电压  $u_{pcc}(s)$  和电网电压  $u_g(s)$  之间的相量关系为

$$U_m \angle \theta_{pcc} = U_g \angle \theta_g + I_2 L_g \omega \angle (\theta_2 + 90^\circ) \quad (3)$$

式中： $\theta_{pcc}$  为  $u_{pcc}(s)$  的相位； $U_g$ 、 $\theta_g$  分别为  $u_g(s)$  的幅值、相位； $\theta_2$  为并网电流相位； $L_g \omega$  为电网阻抗模值。

另一方面，从图 1(c) 可以看出，并网点电压  $u_{pcc}(s)$  与锁相环输入信号  $u_{\alpha\beta}$  之间的时域关系为

$$\begin{cases} u_\alpha = U_g \cos(\omega_g t) + I_2 L_g \omega \cdot \cos(\omega_2 t + 90^\circ) \\ u_\beta = U_g \sin(\omega_g t) + I_2 L_g \omega \cdot \sin(\omega_2 t + 90^\circ) \end{cases} \quad (4)$$

式中  $\omega_g$ 、 $\omega_2$  分别为电网电压和并网电流的角频率，且有  $\omega_g t = \theta_g$ 、 $\omega_2 t = \theta_2$ 。

进一步，对式(4)进行  $\alpha\beta/dq$  坐标变换有：

$$\begin{cases} u_d = U_g \cos(\omega_g t - \theta) - I_2 L_g \omega \cdot \sin(\omega_2 t - \theta) \\ u_q = U_g \sin(\omega_g t - \theta) + I_2 L_g \omega \cdot \cos(\omega_2 t - \theta) \end{cases} \quad (5)$$

考虑到单位功率因数并网下 PLL 的锁相特点，有  $\omega_g t - \theta \approx 0$ ， $\omega_2 t - \theta = 0$ 。式(5)中的  $u_q$  分量可简化为

$$u_q \approx U_g (\omega_g t - \theta) + I_2 L_g \omega \quad (6)$$

根据式(6)并结合图 1(c)，可得考虑电网阻抗影响时的传统 PLL 等效控制框图，如图 2 所示。从图 2 可以看出，电网阻抗的影响等效为在锁相环 PI 控制器前引入一扰动量  $I_2 L_g \omega$ 。此时，可得锁相环输出相角  $\theta$  的表达式为

$$\theta = \frac{U_g k_{p-PLL} s + U_g k_{i-PLL}}{s^2 + U_g k_{p-PLL} s + U_g k_{i-PLL}} \theta_g + \frac{(k_{p-PLL} s + k_{i-PLL})}{s^2 + U_g k_{p-PLL} s + U_g k_{i-PLL}} I_2 L_g \omega \quad (7)$$

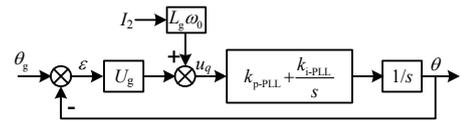


图 2 考虑电网阻抗影响时的传统 PLL 等效控制框图  
Fig. 2 Equivalent control block diagram of traditional PLL when considering the influence of grid impedance

由式(7)可知，锁相环输出相角  $\theta$  与参考输入量  $\theta_g$  和扰动量  $I_2 L_g \omega$  两部分因素有关。随着电网阻抗  $L_g$  的增加，扰动量会恶化锁相环的闭环输出，进而造成并网电流畸变，影响并网系统的鲁棒性。令锁相环输出相角  $\theta$  对扰动量  $I_2 L_g \omega$  部分的传递函数为  $p_{e-PLL}(s)$ ，则其表达式为

$$p_{e-PLL}(s) = \frac{\theta}{I_2 L_g \omega} = \frac{(k_{p-PLL} s + k_{i-PLL})}{s^2 + U_g k_{p-PLL} s + U_g k_{i-PLL}} \quad (8)$$

图 3 给出不同带宽时闭环传递函数  $p_{e-PLL}(s)$  的

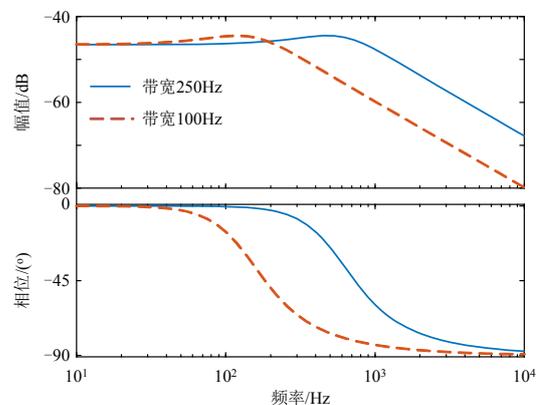


图 3 不同带宽时闭环传递函数  $p_{e-PLL}(s)$  的波德图  
Fig. 3 Bode diagram of the closed-loop transfer function  $p_{e-PLL}(s)$  at different bandwidths

波德图。由图 3 可以看出，传统 PLL 在高频段的幅值衰减斜率仅为 $-20\text{dB/dec}$ ，在交截频率范围内的谐波衰减能力较弱，无法对扰动量  $I_2L_g\omega$  充分抑制。虽然降低带宽可以在一定程度上削弱扰动量  $I_2L_g\omega$  的影响，增强锁相环在交截频率范围内的幅值衰减效果，但同时也会降低锁相环的动态响应能力。

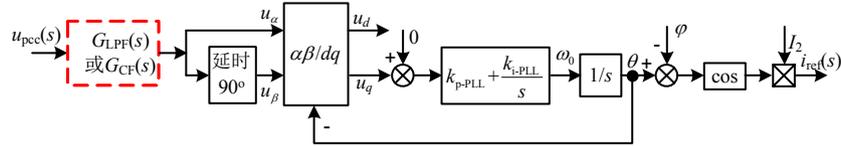


图 4 前置滤波器 PLL 等效控制框图

Fig. 4 Control block diagram of pre-filter PLL

$$\begin{cases} G_{\text{LPF}}(s) = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \\ G_{\text{CF}}(s) = \frac{\omega_b(s + j\omega_0)}{s^2 + 2\omega_b s + \omega_0^2} \end{cases} \quad (9)$$

式中： $\omega_n$ 、 $\zeta$ 分别为  $G_{\text{LPF}}(s)$ 的转折角频率、阻尼比； $\omega_b$ 、 $\omega_0$ 分别为  $G_{\text{CF}}(s)$ 的截止角频率、基波角频率。

根据图 4 和图 1(b)可知，前置  $G_{\text{LPF}}(s)$ 或者  $G_{\text{CF}}(s)$ 后，PLL 环节的等效传递函数分别演变为

$$\begin{cases} G_{\text{LPF-PLL}}(s) = G_{\text{LPF}}(s) \cdot G_{\text{PLL}}(s) \\ G_{\text{CF-PLL}}(s) = G_{\text{CF}}(s) \cdot G_{\text{PLL}}(s) \end{cases} \quad (10)$$

图 5 为有无前置滤波器时 PLL 环节等效传递函数波德图。由图 5 可以看出，前置  $G_{\text{LPF}}(s)$ 或者  $G_{\text{CF}}(s)$ 后，锁相环在交截频率范围内的幅值衰减斜率分别为 $-60\text{dB/dec}$ 、 $-40\text{dB/dec}$ ，前置  $G_{\text{LPF}}(s)$ 方案拥有更出色的谐波衰减能力，可以显著提高逆变器系统的鲁棒性。此外，通过对比还可以看出，前置  $G_{\text{LPF}}(s)$ 方案在基频处会产生相位偏差，需要额外的相位补偿环节才能保证并网点电压、电流相位一致；而前置  $G_{\text{CF}}(s)$ 方案虽然谐波衰减能力稍差，但是不会产生基频相位偏差，无需额外的相位补偿环节。

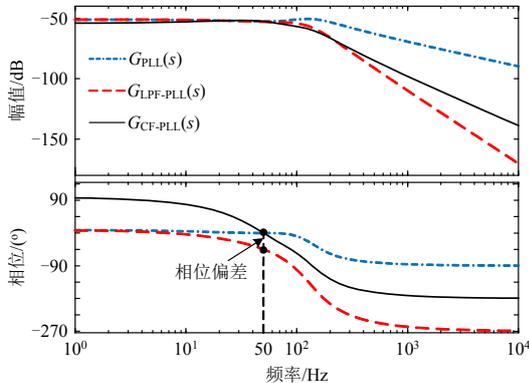


图 5  $G_{\text{PLL}}(s)$ 、 $G_{\text{LPF-PLL}}(s)$ 和  $G_{\text{CF-PLL}}(s)$ 的波德图  
Fig. 5 Bode diagrams of  $G_{\text{PLL}}(s)$ ,  $G_{\text{LPF-PLL}}(s)$  and  $G_{\text{CF-PLL}}(s)$

由经典控制理论可知，要增强系统的抗高频干扰能力，高频段需要有更大的负斜率。鉴于此，现有研究多采用前置滤波器 PLL 来提高系统鲁棒性，例如图 4 所示的前置二阶低通滤波器  $G_{\text{LPF}}(s)$ 或者复数滤波器  $G_{\text{CF}}(s)$ 的锁相环控制方案<sup>[13-14]</sup>。

图中， $G_{\text{LPF}}(s)$ 和  $G_{\text{CF}}(s)$ 的表达式分别为

## 2 新型 PLL 的设计

通过 1.2 节分析可知，现有的前置滤波器锁相环控制方案都存在一定的不足之处，为了实现与前置  $G_{\text{LPF}}(s)$ 锁相环相近的幅频和相频特性，同时不会产生基频相位偏差，本文使用二阶振荡环节代替传统的 PI 控制环节，提出一种新型锁相环设计方案，新型 PLL 的控制结构如图 6 所示。图中： $k_t$ 为比例增益； $c_1$ 、 $c_2$ 、 $c_3$ 为二阶振荡环节参数。

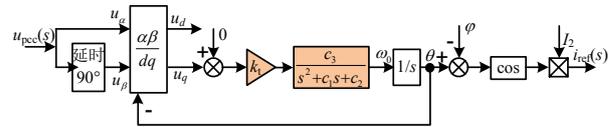


图 6 新型 PLL 的控制结构图

Fig. 6 Control structure diagram of the new PLL

结合图 2 和 6 可得新型 PLL 的等效控制框图，如图 7 所示。

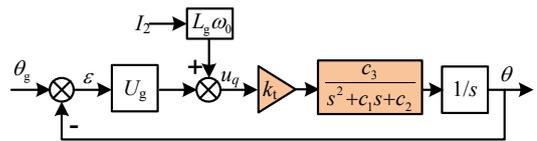


图 7 新型 PLL 的等效控制框图

Fig. 7 Equivalent control block diagram of new PLL

根据图 7 可以推导等效控制回路的闭环传递函数  $g(s)$ 和误差传递函数  $e(s)$ 分别为

$$\begin{cases} g(s) = \frac{\theta}{\theta_g} = \frac{U_g c_3 k_t}{s^3 + c_1 s^2 + c_2 s + U_g c_3 k_t} \\ e(s) = \frac{\varepsilon}{\theta_g} = \frac{s^3 + c_1 s^2 + c_2 s}{s^3 + c_1 s^2 + c_2 s + U_g c_3 k_t} \end{cases} \quad (11)$$

假设参考输入量  $\theta_g$  为单位阶跃信号，此时根据式(11)可以绘制如图 8 所示的阶跃响应曲线。从图 8 可以看出，新型 PLL 的稳态误差为 0，具有一定超调，而且调节时间满足系统要求，能够实现与电网电压信号的自同步。上述分析表明，本文提出的新

型 PLL 控制结构保留了传统锁相环的基本特性。

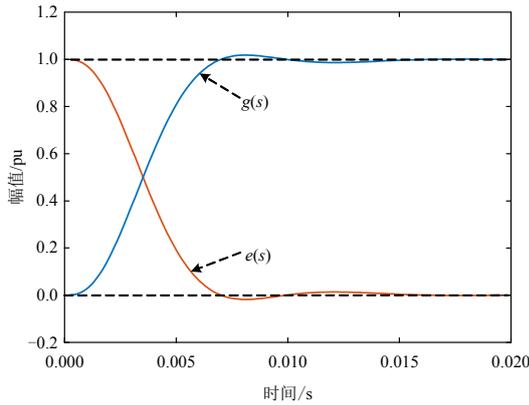


图8  $g(s)$ 和 $e(s)$ 的阶跃响应曲线

Fig. 8 Step response curve of  $g(s)$  and  $e(s)$

此外, 根据图 7 可得新型锁相环输出相角 $\theta$ 对扰动量  $I_2L_g\omega$ 部分的传递函数  $p_{e-XPLL}(s)$ 为

$$p_{e-XPLL}(s) = \frac{\theta}{I_2L_g\omega} = \frac{c_3k_t}{s^3 + c_1s^2 + c_2s + U_m c_3k_t} \quad (12)$$

同理, 前置  $G_{LPF}(s)$ 锁相环输出相角 $\theta$ 对扰动量  $I_2L_g\omega$ 部分的传递函数  $p_{e-LPFPLL}(s)$ 为

$$p_{e-LPFPLL}(s) = \frac{\theta}{I_2L_g\omega} = \frac{(k_{p-PLL}s + k_{i-PLL})}{s^2 + U_g k_{p-PLL}s + U_g k_{i-PLL}} \cdot G_{LPF}(s) \quad (13)$$

根据式(8)、(12)、式(13)绘制传递函数  $p_{e-PLL}(s)$ 、 $p_{e-XPLL}(s)$ 、 $p_{e-LPFPLL}(s)$ 的波德图如图 9 所示。从图中可以看出, 本文所提新型 PLL 拥有和前置  $G_{LPF}(s)$ 锁相环相同的幅值衰减特性和高频相位特性, 可以对扰动量  $I_2L_g\omega$ 充分抑制。

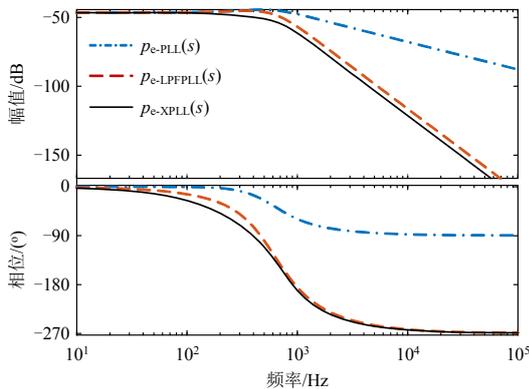


图9  $p_{e-PLL}(s)$ 、 $p_{e-XPLL}(s)$ 、 $p_{e-LPFPLL}(s)$ 的波德图

Fig. 9 Bode diagrams of  $p_{e-PLL}(s)$ 、 $p_{e-XPLL}(s)$ 、 $p_{e-LPFPLL}(s)$

另一方面, 为了分析本文所提新型 PLL 对逆变系统的影响, 需要进一步推导新型 PLL 环节的等效传递函数。根据图 6 所示的新型 PLL 控制结构, 通过  $\alpha\beta/dq$  坐标变换, 可得  $u_{dq}$  表达式为

$$\begin{cases} u_d(t) = \cos(\theta) \cdot u_\alpha + \sin(\theta) \cdot u_\beta \\ u_q(t) = -\sin(\theta) \cdot u_\alpha + \cos(\theta) \cdot u_\beta \end{cases} \quad (14)$$

采用小信号分析法对式(14)中  $u_q(t)$ 进行线性化处理, 有:

$$U_q + \hat{u}_q(t) = -\sin(\theta_0 + \hat{\theta}) \cdot (U_\alpha + \hat{u}_\alpha) + \cos(\theta_0 + \hat{\theta}) \cdot (U_\beta + \hat{u}_\beta) \quad (15)$$

求解其小信号模型, 可得:

$$\hat{u}_q(t) \approx \{-(U_\alpha \cos \theta_0 + U_\beta \sin \theta_0) \cdot \hat{\theta} - \hat{u}_\alpha \sin \theta_0 + \hat{u}_\beta \cos \theta_0\} = -U_m \hat{\theta} - \hat{u}_\alpha \sin \theta_0 + \hat{u}_\beta \cos \theta_0 \quad (16)$$

因为  $u_\beta$ 滞后  $u_\alpha$   $90^\circ$ , 即  $\hat{u}_\beta = -j\hat{u}_\alpha$ , 应用欧拉公式, 有:  $\sin \theta_0 = (e^{j\theta_0} - e^{-j\theta_0})/2j$ ,  $\cos \theta_0 = (e^{j\theta_0} + e^{-j\theta_0})/2$ 。对式(16)进行化简和拉普拉斯变换, 可得:

$$\hat{u}_q(s) = -U_m \hat{\theta}(s) - j\hat{u}_\alpha(s + j\omega_0) \quad (17)$$

此外, 根据图 6 所示的新型 PLL 控制结构得:

$$\hat{u}_q(s) \left( \frac{c_3k_t}{s^2 + c_1s + c_2} \right) \frac{1}{s} = \hat{\theta}(s) \quad (18)$$

联立式(17)和(18), 求得:

$$\hat{\theta}(s) = -j \cdot \frac{c_3k_t}{s^3 + c_1s^2 + c_2s + U_m c_3k_t} \cdot \hat{u}_\alpha(s + j\omega_0) \quad (19)$$

采用同样的方法对并网电流参考值  $i_{ref}$  进行分离扰动线性化, 处理得到  $\hat{i}_{ref}(s)$  的表达式为

$$\hat{i}_{ref}(s) = -\frac{I_2}{2j} \cdot [\hat{\theta}(s - j\omega_0) - \hat{\theta}(s + j\omega_0)] \quad (20)$$

联立式(19)和(20), 求得  $\hat{i}_{ref}(s)$  到  $\hat{u}_\alpha(s)$  的函数关系表达式为

$$G_1(s) = \frac{\hat{i}_{ref}(s)}{\hat{u}_\alpha(s)} = \frac{I_2}{2} \cdot (c_3k_t) / \{ (s - j\omega_0)^3 + c_1(s - j\omega_0)^2 + c_2(s - j\omega_0) + U_m c_3k_t \} = I_2 \cdot G_{XPLL}(s) \quad (21)$$

式中对单相并网逆变器而言,  $\hat{u}_\alpha(s) = \hat{u}_{pcc}(s)$ , 因此  $G_{XPLL}(s)$ 即为新型 PLL 环节的等效传递函数。

根据式(2)、(10)和(21), 可以分别绘制  $G_{PLL}(s)$ 、 $G_{LPF-PLL}(s)$ 和  $G_{XPLL}(s)$ 的波德图, 如图 10 所示。从图 10 可以看出, 除了拥有和前置  $G_{LPF}(s)$ 锁相环相同的谐波衰减特性外, 新型 PLL 还不存在基频相位偏差, 无需额外的相位补偿环节, 即可实现单位功率因数并网, 有效弥补了现有前置滤波器锁相环的缺点。

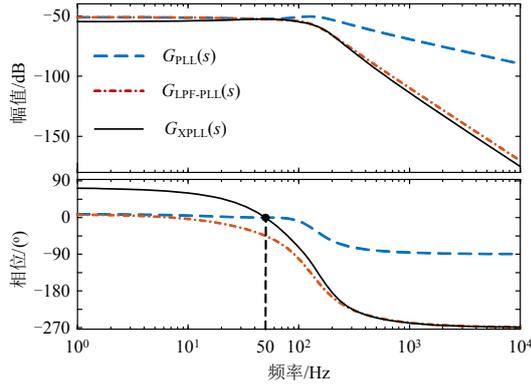


图 10  $G_{PLL}(s)$ 、 $G_{LPF-PLL}(s)$ 和 $G_{XPLL}(s)$ 的波德图

Fig. 10 Bode diagrams of  $G_{PLL}(s)$ 、 $G_{LPF-PLL}(s)$ 和 $G_{XPLL}(s)$

### 3 设计示例与系统鲁棒性分析

并网逆变器的鲁棒性可通过推导其等效阻抗模型并借助阻抗稳定判据进行分析。鉴于此，本节首先给出系统的等效阻抗模型，并通过设计示例从理论层面说明本文所提新型 PLL 的强鲁棒性。

#### 3.1 系统等效阻抗模型

当采用传统 PLL 锁相时，由图 1(b)所示的系统控制框图可以推导出并网电流  $i_2(s)$ 为

$$i_2(s) = \left\{ \frac{G_c(s)k_{PWM}}{G(s)} i_{ref}(s) - \frac{L_1Cs^2 + k_{PWM}k_dCs + 1}{G(s)} u_{pcc}(s) \right\} \quad (22)$$

式中  $G(s)$ 的数学表达式为  $G(s) = L_1L_2Cs^3 + k_{PWM}k_dCL_2s^2 + (L_1 + L_2)s + G_c(s)k_{PWM}$ 。

将  $i_{ref}(s) = I_2G_{PLL}(s)u_{pcc}(s)$ 代入式(22)，可得考虑锁相环影响时系统的输出阻抗  $Z_{out-PLL}(s)$ 为

$$Z_{out-PLL}(s) = [u_{pcc}(s)] / [-i_2(s)] = \frac{G(s)}{\{L_1Cs^2 + k_{PWM}k_dCs + 1 - G_c(s)k_{PWM}I_2G_{PLL}(s)\}} \quad (23)$$

将式(23)中的  $Z_{out-PLL}(s)$ 和  $G_{PLL}(s)$ 分别更换为  $Z_{out-XPLL}(s)$ 和  $G_{XPLL}(s)$ 即为采用新型 PLL 时系统的输出阻抗表达式。类似的，将式(23)中的  $Z_{out-PLL}(s)$ 和  $G_{PLL}(s)$ 分别更换为  $Z_{out-LPFPLL}(s)$ 和  $G_{LPF-PLL}(s)$ 即为采用传统前置  $G_{LPF}(s)$ 锁相环时系统的输出阻抗表达式。上述  $G_{PLL}(s)$ 、 $G_{LPF-PLL}(s)$ 和  $G_{XPLL}(s)$ 表达式如式(2)、(10)和式(21)所示，以本文所提新型 PLL 为例，绘制系统的等效阻抗模型如图 11 所示。

根据阻抗稳定性判据<sup>[11]</sup>，逆变器系统相位裕度  $P_M$ 为

$$P_M = 180^\circ - [\arg Z_g(j2\pi f_{cz}) - \arg Z_{out-XPLL}(j2\pi f_{cz})] = 90^\circ + \arg Z_{out-XPLL}(j2\pi f_{cz}) \quad (24)$$

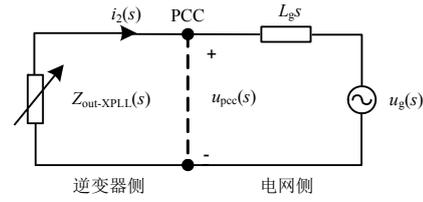


图 11 并网系统的等效阻抗模型

Fig. 11 Equivalent impedance model of grid-connected system

式中  $f_{cz}$  表示电网阻抗  $Z_g(s) = sL_g$  和  $Z_{out-XPLL}$  的交截频率。

由式(24)可知，系统稳定的条件为相位裕度  $P_M > 0^\circ$ ，即输出阻抗  $Z_{out-XPLL}$  在交截频率处的相位必须大于  $-90^\circ$ 。

#### 3.2 设计示例

为了便于后续对比分析，给出并网逆变器的相关参数如表 1 所示<sup>[21-22]</sup>。此外，为了保证锁相环具有较好的动态响应能力，本文以 PLL 带宽  $f_{BW} = 250\text{Hz}$  为例进行设计<sup>[11]</sup>。

表 1 并网逆变器相关参数

Table 1 Relevant parameters of grid-connected inverter

参数	数值	参数	数值
直流母线电压 $u_{dc}/\text{V}$	320	电网电压 $u_{grms}/\text{V}$	150
滤波器参数		控制器参数	
$L_1/\text{mH}$	3	$k_p$	0.057
$L_2/\text{mH}$	1	$k_r$	7.2
$C/\mu\text{F}$	15	$\omega_c$	$\pi$
有源阻尼系数 $k_d$	0.125	电网频率 $f_0/\text{Hz}$	50
脉宽调制系数 $k_{PWM}$	320	开关频率 $f_{sw}/\text{kHz}$	10

为了使新型 PLL 拥有和传统 PLL 相同的带宽特性，先对传统 PLL 进行设计。

根据式(2)，令  $s_0 = s - j\omega_0$ ，将式(2)处理成二阶振荡系统的标准形式为

$$G_{PLL}(s_0) = \frac{1}{2U_m} \frac{2\zeta\omega_n s_0 + \omega_n^2}{s_0^2 + 2\zeta\omega_n s_0 + \omega_n^2} \quad (25)$$

联立式(2)和(25)，可得：

$$\begin{cases} 2\zeta\omega_n = U_m k_{p-PLL} \\ \omega_n^2 = U_m k_{i-PLL} \end{cases} \quad (26)$$

根据闭环-3dB 带宽定义，有：

$$|G_{PLL}(j2\pi f_{BW})| = \frac{1}{\sqrt{2}} \cdot \frac{1}{2U_m} \quad (27)$$

联立式(25)和(27)，可以推导出：

$$f_{BW} = \frac{1}{2\pi} [\omega_n \sqrt{1 + 2\zeta^2} + \sqrt{2 + 4\zeta^2 + 4\zeta^4} + \omega_0] \quad (28)$$

带宽  $f_{BW}$  已知，阻尼比  $\zeta$  取 0.707，通过式(28)

求解得：转折角频率 $\omega_n=610.78\text{rad/s}$ ，将 $\omega_n$ 、 $\zeta$ 代入式(26)求解得： $k_{p\text{-PLL}}=4.07$ 、 $k_{i\text{-PLL}}=1758.58$ 。

同理，对新型 PLL 进行设计时，根据式(21)将 $G_{\text{XPLL}}(s)$ 处理成三阶振荡系统的标准型，有：

$$G_{\text{XPLL}}(s_0) = \frac{1}{2U_m} \cdot \frac{\omega_n^3}{s_0^3 + \alpha\omega_n s_0^2 + \beta\omega_n^2 s_0 + \omega_n^3} \quad (29)$$

联立式(21)和(29)，可得：

$$\begin{cases} \alpha\omega_n = c_1 \\ \beta\omega_n^2 = c_2 \\ \omega_n^3 = U_m c_3 k_t \end{cases} \quad (30)$$

为满足新型 PLL 与传统 PLL 相同的带宽要求，新型 PLL 转折频率 $\omega_n$ 的取值与传统 PLL 一致。此外，在进行新型 PLL 参数设计时先令 $k_t=1$ ，参考最小节拍响应系统标准化闭环传递函数中系数 $\alpha$ 、 $\beta$ 的典型取值： $\alpha=1.9$ 、 $\beta=2.2$ 。将 $\omega_n$ 、 $\alpha$ 、 $\beta$ 代入式(30)求解得： $c_1=1159.3$ 、 $c_2=818620.2$ 、 $c_3=1074108.5$ 。

$k_t$ 的取值可以通过劳斯稳定判据确定，由式(11)可知新型 PLL 的闭环特征方程式为

$$s^3 + c_1 s^2 + c_2 s + U_g c_3 k_t = 0 \quad (31)$$

式(31)中对应的劳斯表如表 2 所示。

表 2 劳斯表

Table 2 Rouse table

$s^3$	1	$c_2$	0
$s^2$	$c_1$	$U_g c_3 k_t$	0
$s^1$	$(c_1 \times c_2 - U_g c_3 k_t) / c_1$	0	—
$s^0$	$U_g c_3 k_t$	0	—

表 2 中，劳斯表的第一行由闭环特征方程式的第一、三项系数组成，第二行由第二、四项系数组成，第三、四行均由计算得出。根据劳斯稳定判据，系统稳定的充分必要条件为：劳斯表中第一列各值为正。因此， $k_t$ 需满足：

$$\begin{cases} \frac{(c_1 \times c_2) - U_g c_3 k_t}{c_1} > 0 \\ U_g c_3 k_t > 0 \\ k_t > \frac{c_2}{c_3} \end{cases} \quad (32)$$

根据式(32)对 $k_t$ 进行约束求解得： $0.76 < k_t < 4.1$ 。图 12 给出了 $k_t$ 取值不同时，采用新型 PLL 控制时逆变器的输出阻抗 $Z_{\text{out-XPLL}}(s)$ 波德图。由图 12 可知， $k_t$ 增大时，系统对交截频率附近反向谐振峰的阻尼效果减弱，系统的相位裕度降低。基于此本文取

$k_t=0.8$ 。

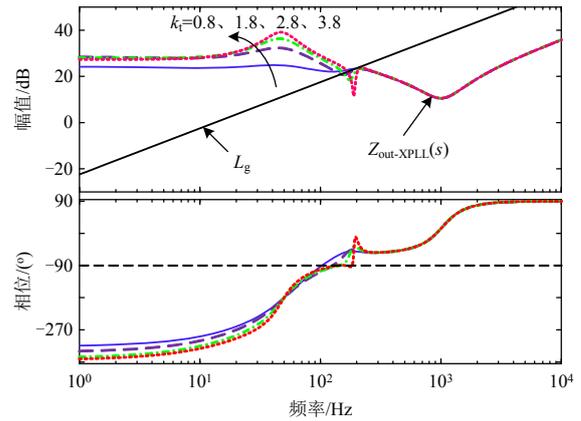


图 12  $k_t$ 取值不同时逆变器输出阻抗波德图

Fig. 12 Bode diagram of inverter output impedance when the value of  $k_t$  is different

### 3.3 系统鲁棒性分析

根据前述设计示例，图 13 给出了考虑不同类型 PLL 时逆变器的等效输出阻抗波德图。

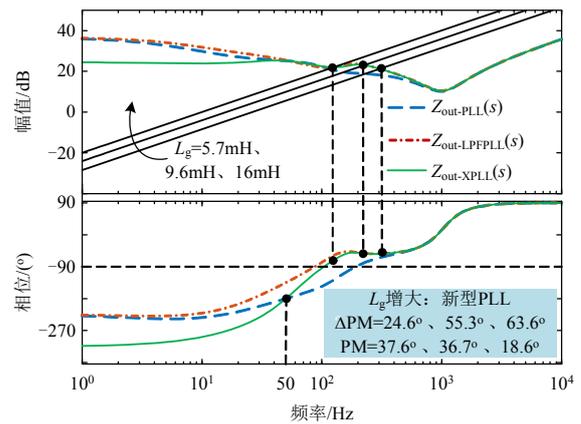


图 13 考虑不同类型 PLL 时逆变器输出阻抗波德图

Fig. 13 Bode diagram of inverter output impedance when considering different types of PLL

由图 13 可以看出，随着电网阻抗 $L_g$ 的增大，采用传统 PLL 控制时， $Z_{\text{out-PLL}}$ 与 $L_g$ 在交截频率范围内的相位裕度逐渐减小，鲁棒性亦逐渐下降直至失稳；采用前置 $G_{\text{LPF}}(s)$ 锁相环控制时，系统的相位裕度得到了显著提升，但 $G_{\text{LPF}}(s)$ 产生的基频相位偏差同样映射到输出阻抗模型上，需要额外的相位补偿环节才能保证并网点电压与并网电流相位一致；采用新型 PLL 控制时，与传统 PLL 控制相比较，当电网阻抗 $L_g=5.7\text{mH}(S_{\text{CR}}=5)$ 、 $L_g=9.6\text{mH}(S_{\text{CR}}=3)$ 时，系统的相位裕度分别提升了 $24.6^\circ$ 、 $55.3^\circ$ ，相位裕度分别达到了 $37.6^\circ$ 、 $36.7^\circ$ ，系统鲁棒性良好。即使当电网阻抗 $L_g=16\text{mH}(S_{\text{CR}}=1.8)$ 时，等效输出阻抗 $Z_{\text{out-XPLL}}$ 在交截频率处的相位仍然大于 $-90^\circ$ ，相位裕度为 $18.6^\circ$ ，系统依然具有一定的鲁棒性，同时

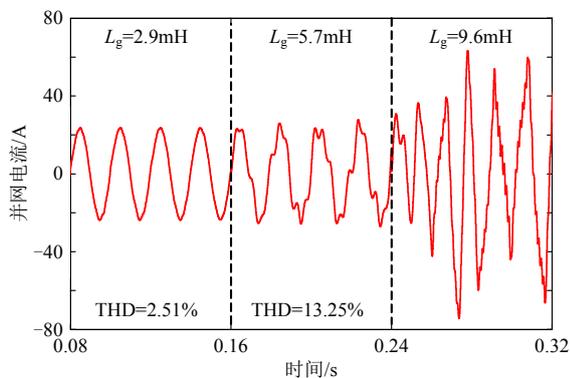
在基频 50Hz 处  $Z_{out-XPLL}$  与  $Z_{out-PLL}$  相位一致，满足并网点单位功率因数并网要求。综上所述，本文所提新型 PLL 可以显著提高系统在交截频率范围内的相位裕度，有效改善系统对电网阻抗宽范围变化的适应能力。

## 4 仿真与实验验证

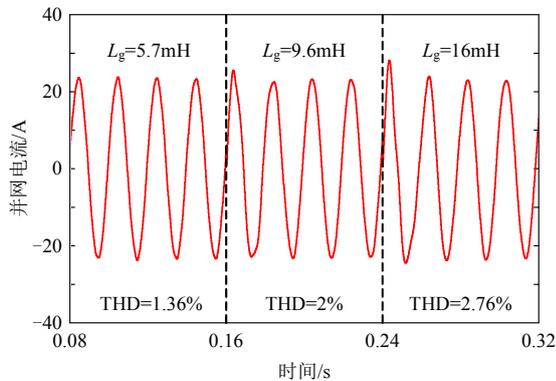
### 4.1 仿真实证

为了验证本文所提新型 PLL 的有效性，在 MATLAB/Simulink 中搭建了如表 1 参数所示的单相 LCL 型并网逆变器仿真模型。

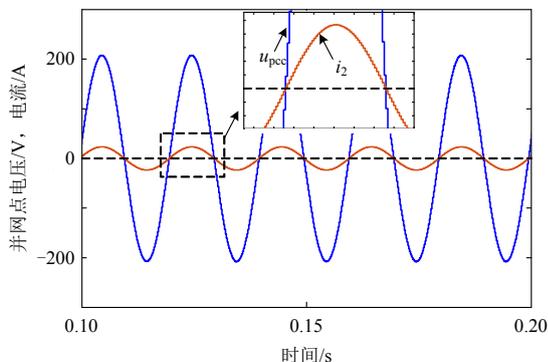
图 14 为采用传统 PLL 和新型 PLL 控制时的系



(a) 传统 PLL 控制时并网电流仿真波形



(b) 新型 PLL 控制时并网电流仿真波形



(c) 新型 PLL 控制时并网点电压、电流仿真波形

图 14 传统 PLL 和新型 PLL 控制时系统仿真波形

Fig. 14 System simulation waveform

under traditional PLL and novel PLL control

统仿真波形。采用传统 PLL 控制时，由图 14(a)可以看出，当电网阻抗  $L_g=2.9\text{mH}(S_{CR}=10)$  时，并网电流可以稳定运行；当电网阻抗增加至  $L_g=5.7\text{mH}(S_{CR}=5)$  时，并网电流出现畸变（总谐波畸变率  $T_{HD}=13.25\%$ ），无法满足入网要求；进一步，当电网阻抗  $L_g=9.6\text{mH}(S_{CR}=3)$  时，并网电流发生严重振荡，系统已然不稳定。图 14(b)、(c)为采用新型 PLL 控制时系统仿真波形，对比图 14(a)、(b)可以看出，系统采用新型 PLL 控制时，并网电流质量明显改善，并且在极弱电网情况下，即  $L_g=16\text{mH}(S_{CR}=1.8)$  时，并网电流畸变依然较小（总谐波畸变率  $T_{HD}=2.76\%$ ），系统仍然满足入网要求。此外，由图 14(c)还可以看出，采用新型 PLL 控制时，并网点电压、电流不存在相位偏差，满足并网点单位功率因数并网要求。

### 4.2 实验验证

为了进一步验证本文所提新型 PLL 的有效性，采用实时数字控制器 RTU-BOX204 控制平台，搭建了如图 15 所示的 2.5kW 单相 LCL 型并网逆变器实验样机，具体实验参数与表 1 一致。



图 15 实验样机示意图

Fig. 15 Schematic diagram of experimental prototype

图 16 为传统 PLL 控制时并网点电压、电流实验波形。由图 16 可以看出，当电网阻抗  $L_g=5.7\text{mH}(S_{CR}=5)$  时，并网电流明显畸变，难以满足并网要求，当  $L_g$  继续增大时，并网电流会出现严重振荡情况，实验样机自动保护，系统断开。

图 17 为新型 PLL 控制时并网点电压、电流实验波形。由图 17 可以看出，当电网阻抗  $L_g=5.7\text{mH}(S_{CR}=5)$  和  $L_g=9.6\text{mH}(S_{CR}=3)$  时，并网电流稳定运行，系统鲁棒性得到增强；当电网阻抗  $L_g=16\text{mH}(S_{CR}=1.8)$  时，并网电流仍能稳定运行且畸

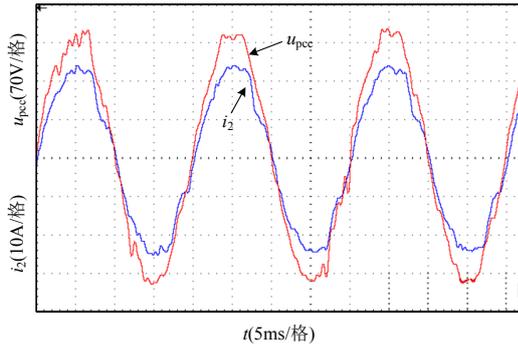
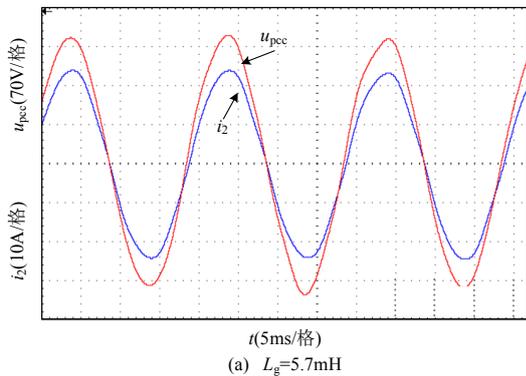
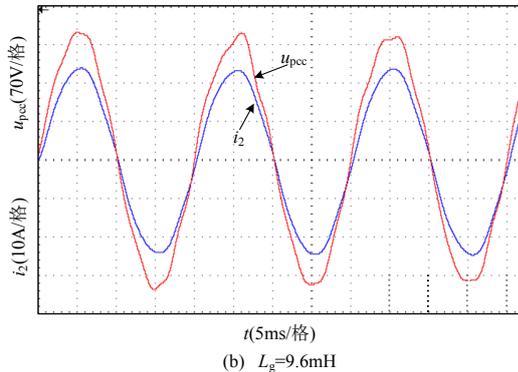


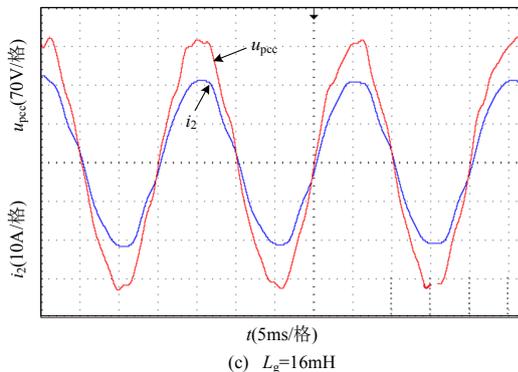
图 16 传统 PLL 控制时并网点电压、电流波形( $L_g=5.7\text{mH}$ )  
 Fig. 16 Experimental waveforms of voltage and current under traditional PLL control with  $L_g=5.7\text{mH}$



(a)  $L_g=5.7\text{mH}$



(b)  $L_g=9.6\text{mH}$

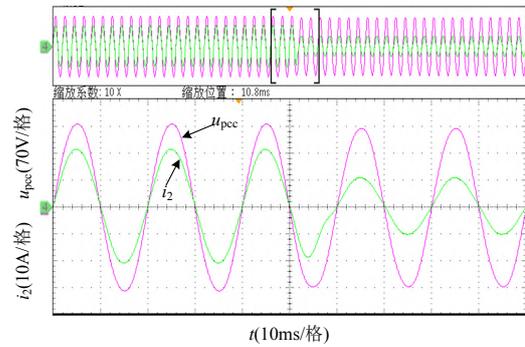


(c)  $L_g=16\text{mH}$

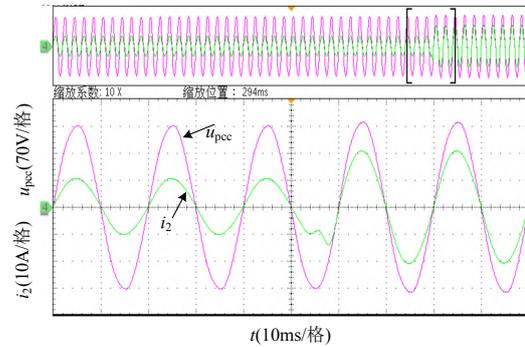
图 17 新型 PLL 控制时并网点电压、电流波形  
 Fig. 17 Experimental waveforms of voltage and current under novel PLL control

变较小。并且并网电压与并网电流同时过零点，无相位偏差。需要指出的是，由于电网阻抗的存在，并网电压不可避免的受到影响，并且随着  $L_g$  的增

大，并网电压出现了明显的低频谐波失真。此外，图 18 给出并网电流跳变时的动态实验波形，从图 18 可以看出，当设置参考电流由满载到半载或者由半载到满载跳变时，并网电流在跳变瞬间出现短暂的调节过程，并在半个工频周期内进入稳态，说明系统具有良好的动态性能。



(a) 并网电流由满载到半载



(b) 并网电流由半载到满载

图 18 新型 PLL 控制时并网点电压、电流动态实验波形  
 Fig. 18 Dynamic experimental waveforms of voltage and current under novel PLL control

基于上述仿真和实验验证表明，本文提出的新型 PLL 可以有效解决高渗透率下锁相环引起的系统鲁棒性下降甚至失稳问题，拓宽了系统对电网阻抗的适应范围。

### 5 结论

本文以 LCL 滤波单相并网逆变器为例，提出了一种新型锁相环控制结构，有效解决了高渗透率下系统鲁棒性降低问题，并得到以下几点结论：

1) 高渗透率下，锁相环输出相角  $\theta$  受扰动量  $I_2 L_g \omega$  影响，因而使得 PLL 闭环输出恶化，并网电流畸变，影响系统的鲁棒性，同时传统前置滤波器 PLL 控制方案都存在一定弊端。

2) 所提出的新型锁相环控制结构拥有和前置二阶低通滤波器锁相环相同的谐波抑制能力，并且无需相位补偿环节即可保证并网点电压、电流相位一致，有效拓宽了系统对电网阻抗的适应范围。

3) 下一步将深入研究高渗透率下并网逆变器锁相环与电网阻抗的耦合机理, 在改进锁相环结构基础上实现高鲁棒性自适应控制方案。

## 参考文献

- [1] WANG Xiongfei, BLAABJERG F, LOH P C. Grid-current-feedback active damping for LCL resonance in grid-connected voltage-source converters [J]. IEEE Transactions on Power Electronics, 2016, 31(1): 213-223.
- [2] 张兴, 李明, 郭梓暄, 等. 新能源并网逆变器控制策略研究综述与展望[J]. 全球能源互联网, 2021, 4(5): 506-515.  
ZHANG Xing, LI Ming, GUO Zixuan, et al. Review and perspectives on control strategies for renewable energy grid-connected inverters[J]. Journal of Global Energy Interconnection, 2021, 4(5): 506-515(in Chinese).
- [3] DAVARI M, MOHAMED Y A R I. Robust vector control of a very weak-grid-connected voltage-source converter considering the phase-locked loop dynamics[J]. IEEE Transactions on Power Electronics, 2017, 32(2): 977-994.
- [4] 李辉, 王坤, 胡玉, 等. 双馈风电系统虚拟同步控制的阻抗建模及稳定性分析[J]. 中国电机工程学报, 2019, 39(12): 3434-3442.  
LI Hui, WANG Kun, HU Yu, et al. Impedance modeling and stability analysis of virtual synchronous control based on doubly-fed wind generation systems[J]. Proceedings of the CSEE, 2019, 39(12): 3434-3442(in Chinese).
- [5] 钱强, 谢少军, 季林, 等. 一种提升逆变器对电网适应能力的电流控制策略[J]. 中国电机工程学报, 2016, 36(22): 6193-6201.  
QIAN Qiang, XIE Shaojun, JI Lin, et al. A current control strategy to improve the adaptability to utility for inverters[J]. Proceedings of the CSEE, 2016, 36(22): 6193-6201(in Chinese).
- [6] HE Yuanbin, CHUNG H S H, LAI C T, et al. Active cancelation of equivalent grid impedance for improving stability and injected power quality of grid-connected inverter under variable grid condition[J]. IEEE Transactions on Power Electronics, 2018, 33(11): 9387-9398.
- [7] JIA Lei, RUAN Xinbo, ZHAO Wenxin, et al. An adaptive active damper for improving the stability of grid-connected inverters under weak grid[J]. IEEE Transactions on Power Electronics, 2018, 33(11): 9561-9574.
- [8] 许津铭, 谢少军, 唐婷. 弱电网下 LCL 滤波并网逆变器自适应电流控制[J]. 中国电机工程学报, 2014, 34(24): 4031-4039.  
XU Jinming, XIE Shaojun, TANG Ting. An adaptive current control for grid-connected LCL-filtered inverters in weak grid case[J]. Proceedings of the CSEE, 2014, 34(24): 4031-4039(in Chinese).
- [9] WEN Bo, DONG Dong, BOROYEVICH D, et al. Impedance-based analysis of grid-synchronization stability for three-phase paralleled converters[J]. IEEE Transactions on Power Electronics, 2016, 31(1): 26-38.
- [10] XU Jinming, QIAN Qiang, ZHANG Bin, et al. Harmonics and stability analysis of single-phase grid-connected inverters in distributed power generation systems considering phase-locked loop impact[J]. IEEE Transactions on Sustainable Energy, 2019, 10(3): 1470-1480.
- [11] 吴恒, 阮新波, 杨东升. 弱电网条件下锁相环对 LCL 型并网逆变器稳定性的影响研究及锁相环参数设计[J]. 中国电机工程学报, 2014, 34(30): 5259-5268.  
WU Heng, RUAN Xinbo, YANG Dongsheng. Research on the stability caused by phase-locked loop for LCL-type grid-connected inverter in weak grid condition [J]. Proceedings of the CSEE, 2014, 34(30): 5259-5268(in Chinese).
- [12] ZHAO Shiyong, ZOU Xudong, ZHU Donghai, et al. An improved design of current controller for LCL-type grid-connected converter to reduce negative effect of PLL in weak grid[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(2): 648-663.
- [13] 许津铭, 卞申一阳, 钱浩, 等. 弱电网下单相并网逆变器延时锁相环的鲁棒控制及优化方法[J]. 中国电机工程学报, 2020, 40(7): 2062-2070.  
XU Jinming, BIAN Shen-yi, QIAN Hao, et al. Robust control and optimization of delay-based phase-locked loop of single-phase grid-connected inverters under weak grid conditions[J]. Proceedings of the CSEE, 2020, 40(7): 2062-2070(in Chinese).
- [14] 涂春鸣, 高家元, 李庆, 等. 复数滤波器结构锁相环的并网逆变器对弱电网的适应性研究[J]. 电工技术学报, 2020, 35(12): 2632-2642.  
TU Chunming, GAO Jiayuan, LI Qing, et al. Research on adaptability of grid-connected inverter with complex coefficient-filter structure phase locked loop to weak grid[J]. Transactions of China Electrotechnical Society, 2020, 35(12): 2632-2642(in Chinese).
- [15] 许津铭, 卞申一阳, 钱强, 等. 弱电网下基于电网电流前馈的单相逆变器锁相环[J]. 中国电机工程学报, 2020, 40(8): 2647-2656.  
XU Jinming, BIAN Shen-yi, QIAN Qiang, et al. Grid current feedforward based phase-locked loop for single-phase-inverters in weak grid case[J]. Proceedings of the CSEE, 2020, 40(8): 2647-2656(in Chinese).
- [16] 张旻, 陈新, 王昀, 等. 弱电网下并网逆变器的阻抗相角动态控制方法[J]. 电工技术学报, 2017, 32(1): 97-106.

- ZHANG Yang, CHEN Xin, WANG Yun, et al. Impedance-phased dynamic control method of grid-connected inverters under weak grid condition[J]. Transactions of China Electrotechnical Society, 2017, 32(1): 97-106(in Chinese).
- [17] PUGLIESE S, KWON Y, LISERRE M. Positive-negative sequence SRF-PLL model for accurate stability analysis in grid-tied converters[C]//2020 IEEE Energy Conversion Congress and Exposition. Detroit, MI, USA: IEEE, 2020: 3593-3600.
- [18] BERG M, AAPRO A, LUHTALA R, et al. Small-signal analysis of photovoltaic inverter with impedance-compensated phase-locked loop in weak grid[J]. IEEE Transactions on Energy Conversion, 2020, 35(1): 347-355.
- [19] 张云飞, 赵晋斌, 周鸣健, 等. 弱电网下自适应同步旋转坐标系锁相环鲁棒性分析及研究[J]. 中国电机工程学报, 2020, 40(7): 2234-2243.
- ZHANG Yunfei, ZHAO Jinbin, ZHOU Mingjie, et al. Robustness analysis and research of adaptive synchronous-reference-frame phase-locked loop under weak grid[J]. Proceedings of the CSEE, 2020, 40(7): 2234-2243(in Chinese).
- [20] ZHAO Jiantao, HUANG Meng, ZHA Xiaoming, et al. Nonlinear analysis of PLL damping characteristics in weak-grid-tied inverters[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2020, 67(11): 2752-2756.
- [21] 阮新波, 王学华, 潘冬华, 等. LCL 型并网逆变器的控制技术[M]. 北京: 科学出版社, 2015: 33-36.
- RUAN Xinbo, WANG Xuehua, PAN Donghua, et al. Control techniques for LCL-type grid-connected inverters[M]. Beijing: Science Press, 2015: 33-36(in Chinese).
- [22] 郑晨. 集中式大型光伏并网系统谐振机理及谐振抑制策略研究[D]. 重庆: 重庆大学, 2018.
- ZHENG Chen. Resonance mechanism and suppression strategy study of centralized large-scale PV grid-connected system[D]. Chongqing: Chongqing University, 2018(in Chinese).



杨明

在线出版日期: 2022-03-24。

收稿日期: 2021-11-23。

作者简介:

杨明(1982), 男, 博士, 副教授, 硕士生导师, 研究方向为新能源并网发电技术、电能质量控制、虚拟同步发电机等, yangming0391@163.com;

赵月圆(1997), 男, 硕士研究生, 主要从事并网逆变器控制及稳定性分析方面的研究工作, 1348122369@qq.com。

(责任编辑 邱丽萍)

# A New Phase-locked Loop Design Scheme to Improve the Robustness of LCL Filtered Grid-connected Inverters under High Permeability

YANG Ming<sup>1</sup>, ZHAO Yueyuan<sup>1</sup>, YANG Jie<sup>1</sup>, HU Mengyuan<sup>1</sup>, XIE Bao<sup>2</sup>

(1. Henan Polytechnic University; 2. Hefei University of Technology)

**KEY WORDS:** high permeability; grid-connected inverters; new phase-locked loop; parameter design; robustness

Under high permeability, LCL filtered grid-connected inverters may cause system instability due to the interaction of phase locked loop (PLL) and grid impedance. In view of this, the existing research usually uses the pre-filter PLL to improve the system robustness. Fig. 1 shows the control scheme of pre-filter PLL based on second-order low-pass filter named  $G_{LPF}(s)$  or complex filter named  $G_{CF}(s)$ .

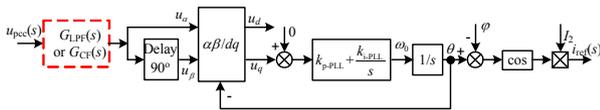


Fig. 1 Control block diagram of pre-filter PLL

In the figure, the expressions of  $G_{LPF}(s)$  and  $G_{CF}(s)$  are

$$\begin{cases} G_{LPF}(s) = \frac{\omega_n^2}{s^2 + 2\xi\omega_n s + \omega_n^2} \\ G_{CF}(s) = \frac{\omega_b(s + j\omega_0)}{s^2 + 2\omega_b s + \omega_0^2} \end{cases} \quad (1)$$

Compared with the  $G_{CF}(s)$  scheme, the  $G_{LPF}(s)$  scheme has better harmonic attenuation ability and can significantly improve the system robustness. However, the  $G_{LPF}(s)$  scheme will produce phase deviation at the fundamental frequency, and additional phase compensation link is required to realize unity power factor grid connection. In order to achieve the same harmonic attenuation ability as  $G_{LPF}(s)$  scheme and avoid fundamental frequency phase deviation, a new PLL design scheme as shown in Fig. 2 is proposed in this paper.

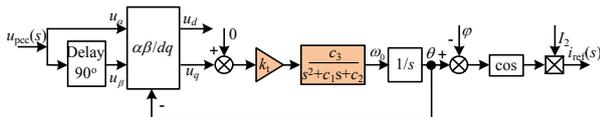


Fig. 2 Control structure diagram of the proposed PLL

Theoretical analysis shows that the proposed PLL design scheme retains the basic characteristics of the traditional PLL and has the same harmonic attenuation characteristics as  $G_{LPF}(s)$  scheme. Moreover, the unit power factor of the common point can be realized

without additional phase compensation, and the system robustness can be guaranteed.

Fig. 3 shows the Bode diagram of inverter equivalent output impedance considering different types of PLL schemes. It can be seen from the figure that when the traditional PLL scheme is adopted, with the increase of grid impedance  $L_g$ , the phase margin of the equivalent output impedance  $Z_{out-PLL}(s)$  and  $L_g$  within the intersection frequency range gradually decreases, and the robustness also gradually decreases until instability. When the  $G_{LPF}(s)$  scheme is adopted, although the phase margin of the system is improved, the fundamental frequency phase deviation generated by  $G_{LPF}(s)$  is also reflected in the equivalent output impedance model  $Z_{out-LPFPLL}(s)$ , and additional phase compensation is required to realize the unit power factor. When the proposed PLL scheme is adopted, the phase margin of the system is significantly improved. Even when grid impedance  $L_g=16mH$  (SCR=1.8), the system still has certain robustness. At the same time, the phase of  $Z_{out-XPLL}(s)$  and  $Z_{out-PLL}(s)$  at the system fundamental frequency is consistent, satisfying the requirements of unit power factor access at the PCC. Finally, the effectiveness of the proposed PLL design scheme is verified by simulation and experimental results.

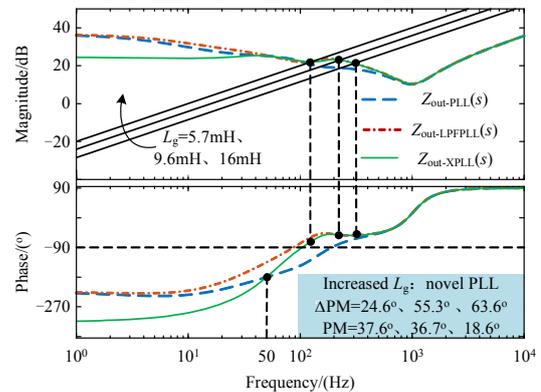


Fig. 3 Bode diagram of inverter equivalent output impedance considering different types of PLL schemes