

高变比大电流输出 LLC 分数匝变压器优化设计

周伟, 杨旭, 孙童瑞, 杨昊涵, 黄兴伟, 陈文洁, 王康平

(西安交通大学电气工程学院, 陕西省 西安市 710049)

Fractional-turn Transformer Optimization Design for High-ratio High-current Output LLC Converters

ZHOU Wei, YANG Xu, SUN Tongrui, YANG Haohan, HUANG Xingwei, CHEN Wenjie, WANG Kangping

(School of Electrical Engineering, Xi'an Jiaotong University, Xi'an 710049, Shaanxi Province, China)

ABSTRACT: Transformer winding losses are an important factor limiting the efficiency of LLC converter in high-ratio high-current applications. This paper proposes an optimal design scheme for fractional-turn transformers applicable to high-ratio high-current output LLC converters to reduce winding losses, considering the influence of the number of secondary turns and the dimensional parameters on the transformer losses, and designing the fractional-turn transformer with optimal efficiency. The voltage and current equalization characteristics of input-series output-parallel transformer structure is analyzed, and the method to realize the secondary current equalization is proposed. An LLC converter prototype with 400 V input, 12 V output, rated power of 3 000 W is built, achieving a power density of 300 W/in³, a half-load efficiency of 97.7%, and a full-load efficiency of 96.9%. The half-load and full-load efficiencies are higher than those of integer-turn transformer with the same power density, validating the optimized design.

KEY WORDS: resonant converter; fractional-turn transformer; magnetic integration; winding loss; optimized design

摘要: 在高变比大电流场景中, 变压器绕组损耗是限制 LLC 变换器效率的重要因素。文中提出适用于高变比大电流输出 LLC 变换器的分数匝变压器优化设计方法来降低绕组损耗, 考虑副边匝数和尺寸参数对变压器损耗的影响, 对分数匝变压器进行效率最优设计。分析输入串联输出并联变压器结构的均压均流特性, 提出实现副边均流的方法; 研制 400 V 输入、12 V 输出、额定功率 3 000 W 的 LLC 变换器样机, 功率密度达到 300 W/in³, 半载效率达到 97.7%, 满载效率达到 96.9%。半载和满载效率均优于相同功率密度的整数匝变压器, 验证了方案的有效性。

基金项目: 国家自然科学基金联合基金项目(U23B20138)。

Project Supported by National Natural Science Foundation of China Joint Fund Project (U23B20138).

关键词: 谐振变换器; 分数匝变压器; 磁集成; 绕组损耗; 优化设计

0 引言

近年来, 随着人工智能、云计算以及电动汽车的快速发展, 数据中心、通信基站和电动汽车辅助驾驶系统等的耗电量显著增加。降低上述场景供电过程中的损耗, 已成为达成“双碳”目标迫切需要解决的问题^[1]。处理器和存储芯片等需要 0.8~3.3 V 的电压供电, 从功率因数校正(power factor correction, PFC)变换器输出端或动力电池(400 V/800 V)到芯片端, 需要多级功率变换, 而高变比大电流直流变换器是必不可少的, 其效率对供电链路整体效率的影响显著^[2-4]。

LLC 谐振变换器可实现全功率范围软开关, 具有较低的开关损耗, 但随着输出电流增大, I^2R 损耗成为限制 LLC 变换器效率的主要因素, 其中, 变压器的绕组损耗占比最高^[4-6]。较大的降压比, 使得变压器变比增大, 这又增大了设计难度。LLC 变换器中超过一半的损耗在变压器中产生^[4], 因此, 降低变压器的损耗是提升 LLC 变换器效率的关键。矩阵变压器通过磁通量抵消, 可降低磁芯损耗, 同时, 可以将副边绕组分散放置, 增大电流输出能力^[4-8]。然而, 较长的绕组使得其在负载电流较大时效率较低。文献[9-10]提出串联半桥 LLC 谐振变换器, 使用低压器件可降低器件导通损耗, 但增加的器件数量导致成本增加, 并且驱动电路设计困难。分数匝变压器的概念早在 1986 年就被提出^[11], 由于其可以缩短绕组长度, 绕组损耗显著低于传统变压器。文献[12]提出了一种 1/2 匝变压器, 两个副边绕组首尾相连, 通过同步整流管和输出滤波电容连接,

共同组成一匝，但原边采用利兹线绕组，结构较为复杂；文献[13]提出了一种 1/4 匝变压器，原副边均采用印刷电路板(printed circuit board, PCB)绕组，但每个副边绕组各自独立组成回路，导致副边绕组长度没有降到最低，限制了其效率；文献[14-15]分别提出 6 边柱和 4 边柱变压器，本质上也属于分数匝变压器，但仍然是副边绕组独立组成回路，限制了绕组损耗的降低；文献[16-18]提出了集成分数匝变压器，将同步整流管和输出滤波电容集成到变压器内部，副边绕组首尾相接共同组成回路，使副边绕组长度降到最低，效率和功率密度均得到显著提高，尤其是重载效率相比其他方案更高。然而，在磁芯横截面积相同的情况下， N_f 分之一匝变压器磁通量密度 B_m 是整数匝变压器的 N_f 倍，从而导致磁芯损耗增大。为了降低 B_m ，分数匝变压器磁芯的横截面积往往较大。因此，分数匝变压器的功率密度和磁芯损耗，与绕组损耗是相互矛盾的。同时，变压器的尺寸参数设计对功率密度、绕组损耗和磁芯损耗也有较大的影响。

基于上述背景，本文提出一种适用于高变比大电流输出 LLC 变换器的分数匝变压器优化设计方法；在特定变压器功率密度的限定下，以变压器总损耗作为优化目标，优化 N_f 和变压器尺寸参数；结合 LLC 变换器输入电压 V_{in} 、输出电压 V_o 和输出功率 P_o ，通过 Steinmetz 公式和 Dowell 公式计算变压器总损耗。为了论述的完整性，本文首先介绍分数匝变压器的基本原理，并比较其相对整数匝变压器的优缺点。本文还提出一种变压器等效模型，分析输入串联输出并联(input-series output-parallel, ISOP)形式连接的变压器中，原边串联均压和副边并联均压的实现条件。为了验证设计方法的有效性，研制一台满载功率 3 kW 的全桥 LLC 变换器，半载效率达到 97.7%，满载效率达到 96.9%，功率密度达到 300 W/in³。

1 分数匝变压器基本原理

本文首先比较分数匝变压器和传统整数匝变压器的区别。图 1 展示了整数匝全波整流绕组的示意图，全波整流需要中心抽头绕组，平面变压器中通常将中心抽头绕组的两部分绕组布置在不同的层中，为了便于展示，图 1 仅是中心抽头绕组的一半。如图 1 所示，绕组两端连接同步整流管和输出滤波电容，绕组电流的交流分量通过输出滤波电容在绕

组中循环流动，直流分量被电容阻隔，流向负载。

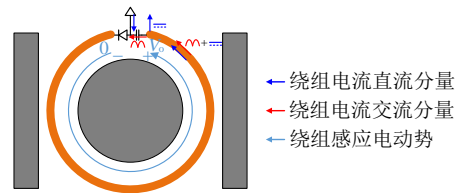


图 1 整数匝绕组示意图

Fig. 1 Schematic diagram of integer-turn winding

以 1/4 匝为例，图 2 展示了 1/4 分数匝绕组的示意图。完整的一圈绕组被分割成 4 部分，各分数匝绕组之间通过同步整流管和输出滤波电容相连接。与整数匝绕组相同，绕组电流的直流分量被电容阻隔而流向负载，交流分量通过输出滤波电容，流向下一个分数匝绕组，在磁芯窗口中循环流动。与整数匝绕组不同的是，分数匝绕组中单个绕组没有组成回路，而是同其它绕组共同组成回路。图 3 展示了分数匝绕组的等效电路，在交流等效电路中 4 个分数匝绕组彼此首尾相连，是串联的关系，而在直流等效电路中 4 个分数匝绕组是并联的关系。

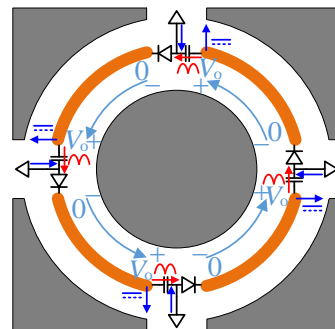
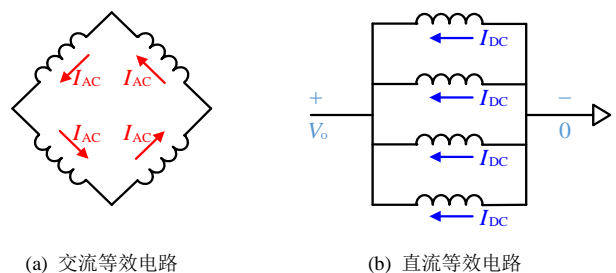


图 2 分数匝绕组示意图

Fig. 2 Schematic diagram of fractional-turn winding



(a) 交流等效电路

(b) 直流等效电路

图 3 分数匝绕组等效电路

Fig. 3 Equivalent circuit of fractional-turn winding

图 2 和 3 中的 1/4 匝绕组在功能上可等效为 4 个图 1 中的整数匝绕组并联。4 个整数匝绕组并联的等效电路如图 4 所示，并联的关系使其直流等效电路与 1/4 匝绕组相同。但整数匝绕组各自独立组成回路，其交流等效电路是 4 个独立的回路。

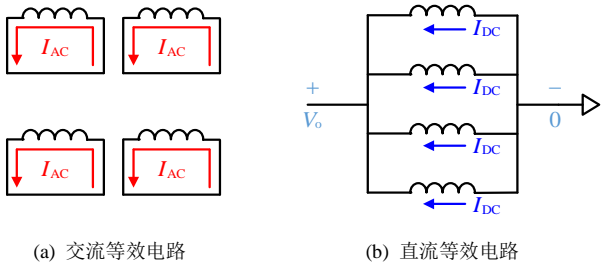


图4 并联整数匝绕组等效电路

Fig. 4 Equivalent circuit of parallel integer-turn winding

在工况相同的情况下，图3和4中每个绕组中的电流交流分量和直流分量均相同。但分数匝绕组的长度是整数匝绕组的1/4，两种绕组的直流电阻满足以下关系：

$$R_{DC_fractional} = \frac{1}{4} R_{DC_integer} \quad (1)$$

在原副边绕组交错情况相同的情况下，分数匝绕组的副边交流电阻也是整数匝绕组1/4。根据叠加定理，绕组损耗可表示为

$$P_{Cu} = I_{DC}^2 R_{DC} + I_{AC}^2 R_{AC} \quad (2)$$

因此，分数匝绕组的副边绕组损耗是整数匝绕组的1/4。上述讨论的是副边绕组，在变压器变比相同的情况下，变压器的原副边匝数满足以下关系：

$$\frac{N_{p_fractional}}{N_{s_fractional}} = \frac{N_{p_integer}}{N_{s_integer}} \quad (3)$$

分数匝绕组的副边匝数是整数匝绕组的1/4，根据式(3)，其原边匝数也是整数匝绕组的1/4，因此，原边绕组的直流电阻也满足式(1)。原边绕组中只有交流电流，在工况相同的情况下，两种绕组的原边电流相同，根据式(2)，分数匝绕组的原边绕组损耗也是整数匝绕组的1/4。

综上所述，在磁芯尺寸相同的情况下，分数匝变压器的总绕组损耗是整数匝绕组变压器的1/4。但磁芯损耗将会增加，磁芯中的最大磁通密度可以表示为

$$B_m = \frac{nV_o T_s}{4N_p A_e} \quad (4)$$

式中： A_e 为磁芯横截面积； T_s 为开关周期； N_p 为原边匝数； n 为变比。由于原边匝数 N_p 减小，分数匝绕组变压器的 B_m 会增大，导致磁芯损耗增大。为了避免磁芯损耗过大并防止饱和，分数匝绕组变压器的磁芯横截面积将更大，而这也导致绕组长度增大。文献[16]分析了在保证磁芯最大磁通密度相

同的情况下，分数匝变压器的绕组损耗和磁芯损耗对比整数匝变压器的相对值，结果显示，绕组损耗的相对下降值大于磁芯损耗的相对上升值。因此，经优化设计的分数匝变压器的总损耗低于整数匝变压器。

成本方面，图4中的4个整数匝绕组并联形式分为两种，第1种是采用4个变压器采用ISOP的形式连接，这种方法需要的PCB层数与1/4匝变压器相同，但需要磁芯数量较多；第2种是采用PCB层间并联的形式，这种方法需要的磁芯数量与1/4匝变压器相同，但PCB层数会增加。灵活性方面，根据变比、效率和功率密度等要求，可设计为任意 N_f 分之一匝绕组。因此，分数匝绕组在成本和灵活性上更有优势。表1展示了分数匝绕组和整数匝绕组的优缺点对比。

表1 分数匝绕组和整数匝绕组对比

Table 1 Comparison between fractional-turn winding and integer-turn winding

名称	分数匝绕组	整数匝绕组
绕组损耗	较低	较高
磁芯损耗	较高	较低
成本	较低	较高
灵活性	较好	较差

2 分数匝变压器优化设计方法

2.1 层间绕组排布和铜厚优化选择

对于平面变压器，可通过增加PCB的层数来增加绕组匝数，以实现更高的变比。但这将导致绕组间寄生电容增加，从而引入更多共模电磁干扰噪声，同时也会导致PCB成本增加^[4]。将多个变比较小的变压器采用ISOP方式连接，可以降低PCB层数。

4层绕组具有较低的成本，同时，可在原边和副边绕组之间增加屏蔽绕组来进一步降低共模电磁干扰噪声。PCB绕组的厚度和排布方式都会影响其交流电阻^[19]。图5展示了SPPS和PSSP排布方式的磁动势分布，其中：P代表原边绕组；S代表副边绕组。SPPS排布为非完全交错排布，而PSSP

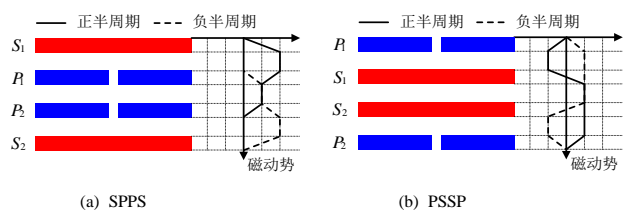


图5 绕组排布方式

Fig. 5 Arrangement of winding

为完全交错排布。

通常情况下，完全交错的绕组排布方式可以将交流电阻降到最低，因此，PSSP 排布的绕组交流电阻小于 SPPS 排布。然而，为了降低绕组和同步整流管连接处的端部损耗，通常将同步整流管直接放置在副边绕组上^[20-21]，SPPS 排布中副边绕组位于外层，可直接与同步整流管连接，而 PSSP 排布中副边绕组位于内层，需要通过过孔与同步整流管连接，而过孔会导致额外的损耗。

为了比较两种排布方式的交流电阻差异，定义绕组的交流电阻和直流电阻的比值为交流电阻系数 F_R ，可通过 Dowell 公式计算^[4]：

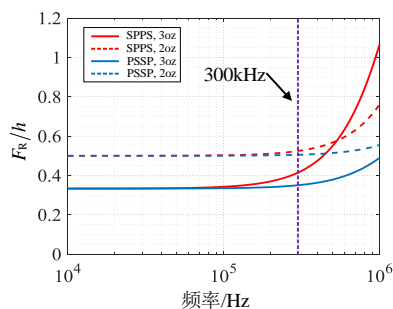
$$F_R = |ah \coth(ah)| + \frac{m^2 - 1}{3} |2ah \tanh(\frac{\alpha h}{2})| \quad (5)$$

α 可表示为

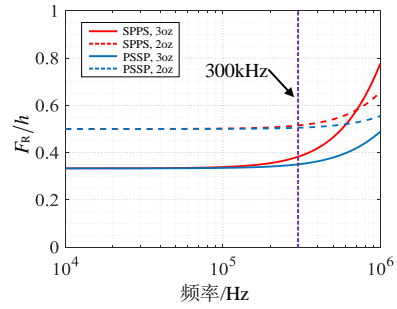
$$\alpha = \sqrt{\frac{j\omega\mu_0}{\rho}} \quad (6)$$

式中： h 为 PCB 绕组的铜厚； ρ 为铜的电阻率； μ_0 为真空磁导率； ω 为开关角频率； m 为绕组的归一化磁动势； j 为虚数单位。

由式(5)和(6)可计算出交流电阻系数与频率和铜厚的关系，图 6 展示了两种绕组排布方式在不同频率和铜厚情况下的交流电阻系数对比，本文对比了 2、3 oz 两种铜厚的交流电阻系数。为了更直观地对比，图 6 的纵坐标为 F_R/h ，其与实际的交流电阻成正比。由图可知，两种排布方式的交流电阻系数均随频率的上升而增加，SPPS 排布的增加速度更快，但在 300 kHz 频率时，SPPS 排布的交流电阻系数相比 PSSP 的差异并不大。过孔会导致较大的端部损耗^[20]，考虑到 SPPS 排布方式可避免过孔的使用，绕组排布方式选择 SPPS。在 300 kHz 频率下，铜厚为 3 oz 时两种排布方式的原副边绕组的交流电阻系数均低于 2 oz 铜厚的交流电阻系数，因此，铜厚应选择 3 oz。



(a) 副边绕组



(b) 原边绕组

图 6 交流电阻系数对比

Fig. 6 Comparison of ac resistance coefficient

图 7 展示了整数匝、1/2 匝和 1/4 匝绕组示意图。4 匝原边绕组放置于内层，副边绕组放置于外层。整数匝、1/2 匝和 1/4 匝变压器的变比分别为 4:1，4:0.5 和 4:0.25。若实现相同的变换器变比，所需 3 种变压器的数量比值为 4:2:1。

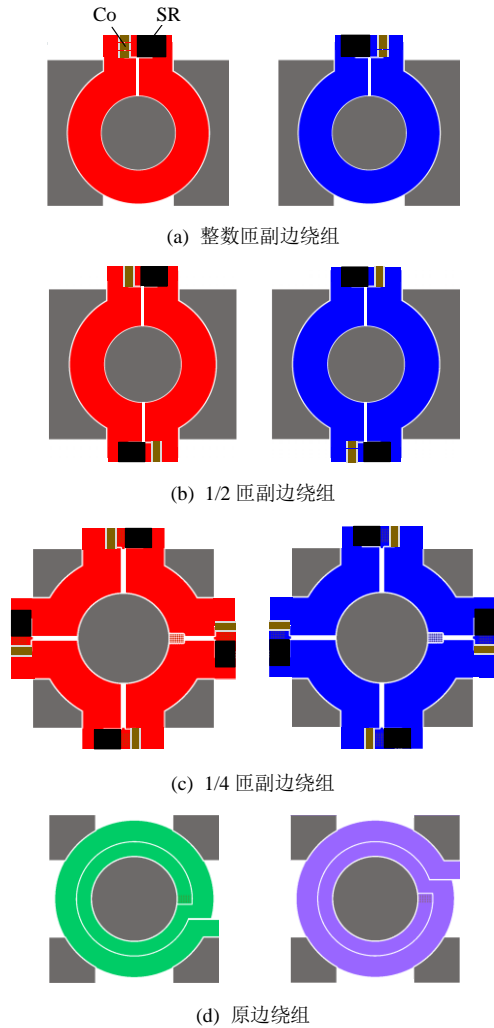


图 7 分数匝绕组示意图

Fig. 7 Schematic diagram of fractional-turn windings

2.2 N_f 及变压器尺寸设计

变压器的绕组损耗和磁芯损耗受 N_f 和尺寸参

数影响,在给定的电压、输出功率和变压器功率密度下,以变压器总损耗为优化目标,可以找到 N_f 和变压器尺寸的最优点。

磁芯损耗可通过 Steinmetz 公式计算:

$$P_v = k_c f_s^\alpha B_m^\beta \quad (7)$$

式中: P_v 为单位体积的磁芯损耗; k_c 、 α 和 β 可通过磁芯数据手册得到; B_m 可通过式(4)计算得到。

以 1/4 匝变压器为例,尺寸参数可通过图 8 表示。其中: r 为磁芯中柱半径; c 为副边绕组宽度; d 为绕组和磁芯之间的间距,设置为 0.2 mm; l 为磁芯中心距边缘的长度。为了保证磁芯边柱横截面积之和等于中柱横截面积,各参数之间应该满足以下关系:

$$4l^2 - \pi(r+a)^2 = \pi r^2 \quad (8)$$

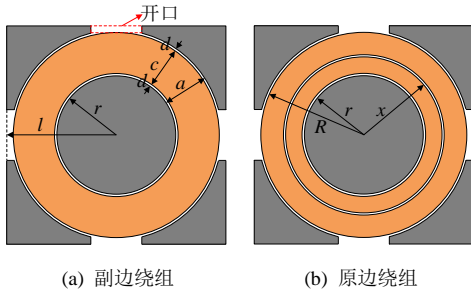


图 8 分数匝变压器尺寸参数

Fig. 8 Fractional-turn transformer size parameters

由于磁芯开口的面积较小,其在计算过程中被忽略。变压器的占地面积可以表示为

$$A_T = 4l^2 = \pi(r+a)^2 + \pi r^2 \quad (9)$$

同一层放置 2 匝原边绕组,其边界距磁芯中心长度可通过以下公式计算^[4]:

$$x = \sqrt{rR} \quad (10)$$

式中 $R = r + d + c$ 。

变压器体积可表示为

$$V_T = A_T(H_1 + 2H_2) \quad (11)$$

式中: H_1 为中柱高度; H_2 为盖板高度,可表示为

$$H_2 = \frac{A_e}{2\pi(r+a/2)} = \frac{r^2}{2r+a} \quad (12)$$

其中,中柱横截面积 A_e 可表示为

$$A_e = \pi r^2 \quad (13)$$

磁芯体积可表示为

$$V_{\text{core}} = 2A_T H_2 + 2A_e H_1 \quad (14)$$

根据式(7)和(14),可以计算出磁芯损耗:

$$P_{\text{core}} = P_v V_{\text{core}} \quad (15)$$

计算变压器绕组损耗之前,应计算出原副边绕组电流的有效值。首先,副边绕组电流可表示为

$$I_s = \frac{\pi I_o}{8N_f N_T} \quad (16)$$

式中: I_o 为 LLC 变换器输出电流; N_T 为采用 ISOP 连接的变压器数量。

励磁电流峰值可表示为

$$I_m = \frac{nV_o T_s}{4L_m} \quad (17)$$

式中 n 为变压器变比。

副边电流折算到原边的有效值为

$$I_p = \frac{\pi I_o}{2\sqrt{2}n} \quad (18)$$

原边电流有效值可表示为

$$I_r = \sqrt{\left(\frac{I_m}{\sqrt{3}}\right)^2 + I_p^2} \quad (19)$$

因此,变压器绕组损耗可表示为

$$P_{\text{Cu}} = I_r^2 F_{\text{Rp}} R_{\text{pdc}} + 2N_f I_s^2 F_{\text{Rs}} R_{\text{sdc}} \quad (20)$$

式中: F_{Rp} 、 F_{Rs} 分别为原边和副边绕组的交流电阻系数,可通过式(5)得到; R_{pdc} 、 R_{sdc} 分别为原边和副边绕组的直流电阻^[4],可表示为:

$$R_{\text{pdc}} = \frac{2\pi\rho}{h} \frac{8}{\ln R - \ln r} \quad (21)$$

$$R_{\text{sdc}} = \frac{2\pi\rho}{N_f h} \frac{1}{\ln R - \ln r} \quad (22)$$

综上所述,总的变压器损耗可表示为

$$P_T = N_T (P_{\text{core}} + P_{\text{Cu}}) \quad (23)$$

给定变压器体积,对于特定的中柱半径 c ,根据式(9)、(11)和(12),可以计算出 a ,从而进一步计算出不同 N_f 情况下的磁芯损耗和绕组损耗,改变 c 和 N_f ,寻找变压器总损耗最小的点。图 9 展示了优化设计过程。

2.3 3kW 全桥 LLC 变压器优化设计

为了验证图 9 所示的优化设计方法,以 3kW 全桥 LLC 变换器为例进行其变压器设计,变压器功率密度要求达到 900 W/in³,变换器参数如表 2 所示。

通常情况下,考虑到服务器电源和通信电源等大部分时间工作在半载附近,应将变换器的效率最

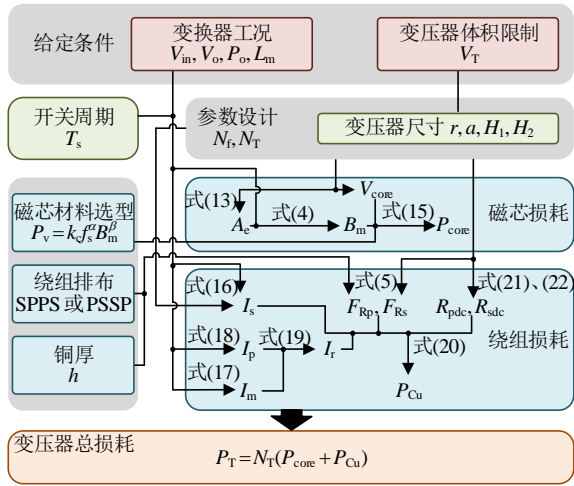


图 9 优化设计方法

Fig. 9 Optimal design flowchart

表 2 样机参数

Table 2 Prototype parameters

参数	数值	参数	数值
额定功率/kW	3	谐振电容/nF	6×10
输入电压/V	400	励磁电感/ μ H	100
输出电压/V	12	谐振电感/ μ H	4.7
谐振频率/kHz	300	输出电容/ μ F	64×10

高点设计在半载附近^[6]，因此使用半载功率来进行优化设计。考虑到 PCB 布局的对称性和磁芯制造的便利性，除整数匝外 N_f 限定为偶数且不超过 4。图 10 展示了优化设计结果，由图可知，在变压器体积固定的情况下，随着中柱半径 r 的增大，变压器损耗呈现出先减小后增大的趋势。在损耗最低点左侧，磁芯损耗占主导地位， B_m 随着 r 的增大而减小，磁芯损耗随之减小，而在损耗最低点右侧，绕组损耗占主导地位，绕组电阻随着 r 的增大而增大。通过对比，1/4 匝绕组的损耗最低。最终， N_f 选择为 4，中柱半径 r 选择为 12.8 mm。

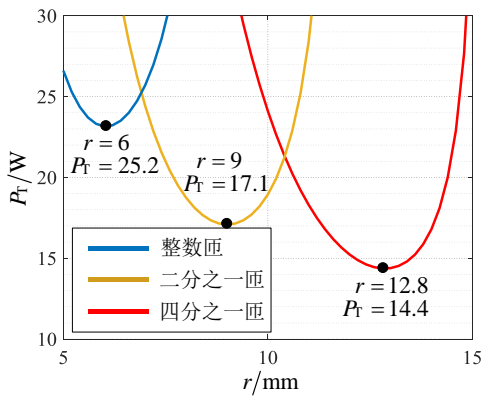


图 10 优化设计结果

Fig. 10 Optimal design results

图 11 为分数匝变压器的有限元仿真结果，磁芯的磁通量密度和绕组的电流密度均在合理范围内。

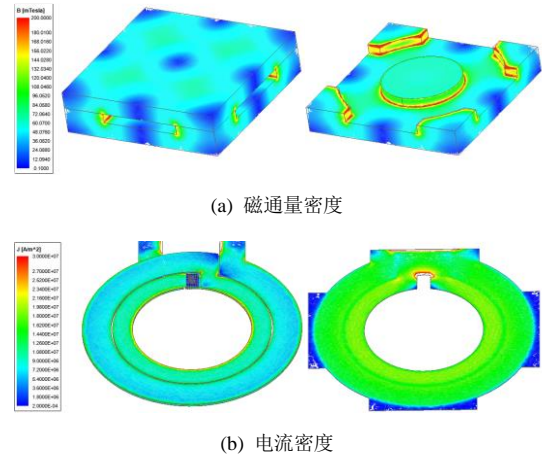


图 11 有限元仿真结果

Fig. 11 Finite element simulation results

3 均压和均流分析

图 12 为采用分数匝变压器的 LLC 变换器拓扑，两个 1/4 匝变压器采用 ISOP 的方式连接。

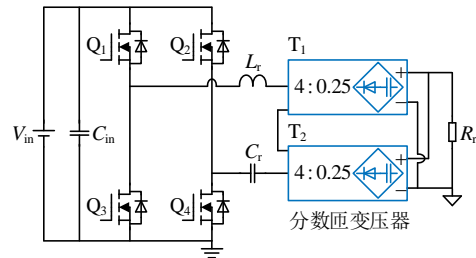
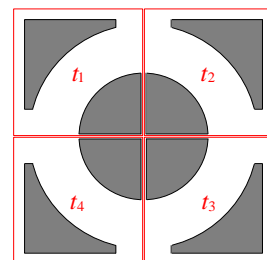


图 12 分数匝变压器 LLC 拓扑

Fig. 12 LLC with fractional-turn transformers

串联均压和并联均流对变换器的效率和可靠性具有重要影响，图 12 所示的拓扑原边为两个变压器串联，应保证均压；副边为多相同步整流并联，应保证均流。

为了便于分析，将分数匝变压器等效为多个原边串联的子变压器的结构，如图 13 所示。以 1/4 匝变压器为例，4 个窗口可以被划分为 4 个独立的 UI 型子变压器 (t_1-t_4)，4 个子变压器的励磁电感用



(a) 物理模型

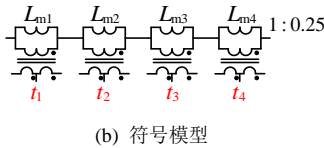


图 13 分数匝变压器等效模型

Fig. 13 Equivalent model of fractional-turn transformer
 L_{m1} — L_{m4} 表示。子变压器的原边串联，副边在直流等效电路中并联，交流等效电路中串联。每个子变压器的变比为 1:0.25。

3.1 原边串联均压分析

图 12 中两个分数匝变压器共包括 8 个子变压器，每个子变压器的副边在直流等效电路中并联，因此各子变压器的副边电压相等，均等于变换器输出电压 V_o 。每个子变压器的变比相等，将副边电压按变比折算到原边，其原边电压也相等。因此，各子变压器的原边电压均相等，图 12 中的两个分数匝变压器 T_1 、 T_2 的原边电压也相等，说明该变压器结构可实现原边串联均压。

3.2 副边并联均流分析

LLC 变换器的变压器原边电流等于谐振电流，谐振电流减去励磁电流并按变比折算到副边，等于副边电流 I_s ，可通过如下公式表示：

$$I_s = n(I_r - I_m) \tag{24}$$

图 13(b)中，子变压器的原边串联，因此其原边电流相等，均等于谐振电流。根据式(24)，副边电流是否相等取决于励磁电流，励磁电流波形为三角波，其峰值可通过式(17)表示。

可以看出，励磁电流是否相等取决于励磁电感。综上所述，只要保证 4 个子变压器的励磁电感相等，即可实现副边并联均流。

铁氧体磁芯的磁导率远大于空气，因此，励磁电感的大小主要取决于气隙的长度。分数匝变压器的磁阻模型如图 14 所示，图中：每个子变压器磁路中的磁动势为 $N_p I_{mi}$ ； N_p 为原边匝数； ϕ_c 、 ϕ_{si} 分别为中柱和各边柱的磁通量； R_c 、 R_{si} 分别为中柱和各边柱的气隙磁阻，可表示为：

$$R_c \approx \frac{l_c}{\mu_0 A_c} \tag{25}$$

$$R_{si} \approx \frac{l_{si}}{\mu_0 A_s} \tag{26}$$

式中： l_c 、 l_{si} 分别为中柱和各边柱的气隙长度； A_s 、 A_c 分别为中柱和边柱的横截面积。

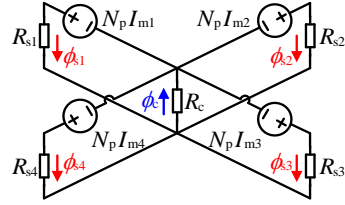


图 14 分数匝变压器磁阻模型

Fig. 14 Reluctance model of fractional-turn transformer
 根据法拉第电磁感应定律，每个边柱的磁通量可表示为

$$\frac{d\phi_{si}}{dt} = V_o \tag{27}$$

因此，4 个边柱的磁通量相等：

$$\phi_{s1} = \phi_{s2} = \phi_{s3} = \phi_{s4} = \frac{\phi_c}{4} \tag{28}$$

ϕ_{s1} — ϕ_{s4} 流过中柱磁阻 R_c 可以看作各自流过磁阻 $4R_c$ ，分数匝变压器的等效磁阻模型如图 15 所示。

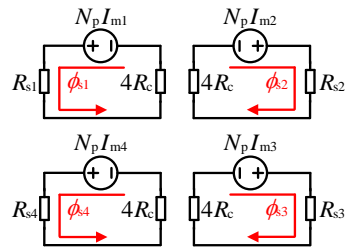


图 15 分数匝变压器等效磁阻模型

Fig. 15 Equivalent reluctance model of fractional-turn transformer

根据图 15，在忽略铁氧体磁芯材料磁阻的前提下，子变压器的励磁电感可表示为

$$L_{mi} = \frac{N_p^2}{4R_c + R_{si}} \tag{29}$$

因此，子变压器的励磁电感与边柱气隙的磁阻相关，根据式(29)，只要保证边柱气隙相等，即 $l_{s1} = l_{s2} = l_{s3} = l_{s4}$ ，可使每个子变压器的励磁电感相等，进而保证分数匝变压器的副边均流。为了避免加工误差对气隙的影响，可只在中柱设置气隙，取消边柱气隙。同时，保证图 12 中 T_1 和 T_2 的中柱气隙长度相同，即可保证所有副边绕组均流。

4 实验验证

为了验证图 9 所示的优化设计方法的合理性，按照表 2 所示的参数设计一台 LLC 变换器样机。图 16 展示了样机实验环境。

图 17 为样机在轻载($I_o = 10$ A)和满载($I_o =$

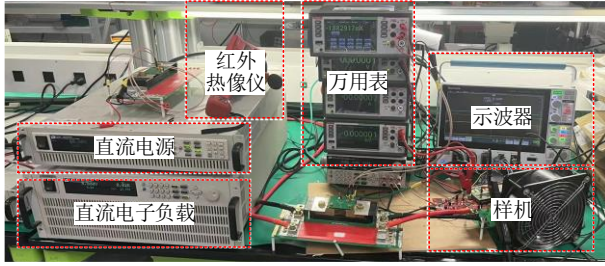
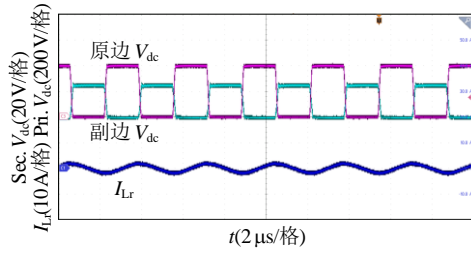
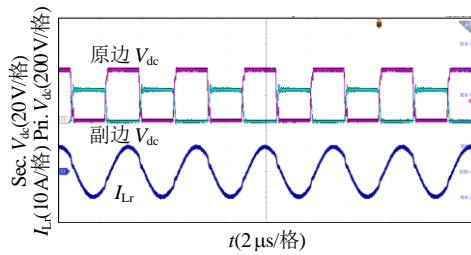


图 16 实验环境

Fig. 16 Experimental environment



(a) 轻载波形($I_o = 10\text{ A}$)



(b) 满载波形($I_o = 250\text{ A}$)

图 17 样机实验波形

Fig. 17 Prototype experimental waveforms

250 A) 状态下的工作波形，包括原边器件和副边器件的漏源电压波形及谐振电流波形。图 18 为样机的零电压开关(zero voltage switch, ZVS)波形，可以看到样机实现了软开关。

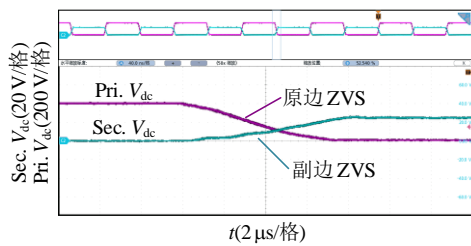


图 18 零电压开关波形

Fig. 18 Zero-voltage-switch waveforms

为了得到完整的 LLC 损耗模型，需要计算开关器件和谐振电感的损耗。原边器件的导通损耗和关断损耗以及副边器件的导通损耗可分别表示为：

$$P_{pcon} = I_r^2 R_{ds(on)p} \quad (30)$$

$$P_{poff} = n_p f_s E_{off} \quad (31)$$

$$P_{scon} = I_s^2 R_{ds(on)s} \quad (32)$$

式中： $R_{ds(on)p}$ 、 $R_{ds(on)s}$ 分别为原边器件和副边器件的导通电阻； n_p 为原边器件数量； E_{off} 为原边器件关断能量，可通过器件手册获得。

谐振电感使用平面绕组，其绕组损耗可表示为

$$P_{LrCu} = I_r^2 R_{Lr} \quad (33)$$

式中 R_{Lr} 为谐振电感的交流电阻，可通过其直流电阻与式(5)得到交流电阻系数相乘得到。谐振电感的磁芯损耗可通过式(15)得到。

图 19 为定频模式下的样机实测和计算效率曲线及计算得出的使用整数匝变压器的 LLC 变换器的效率曲线。当输出电流为 130 A 时，样机效率达到峰值，为 97.7%，此时恰好处于半载，满载效率为 96.9%；当输出电流大于 40 A 时，样机效率均高于 96%。样机计算效率曲线与实测结果基本吻合，验证了损耗计算模型的准确性。整数匝变压器对应的效率曲线在轻载时高于 1/4 匝变压器，而重载时则明显较低。图 20 为使用 1/4 匝变压器和整数匝变

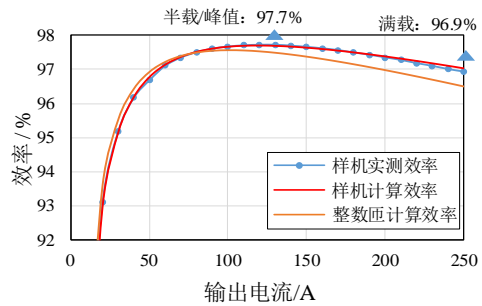


图 19 效率曲线

Fig. 19 Efficiency waveform

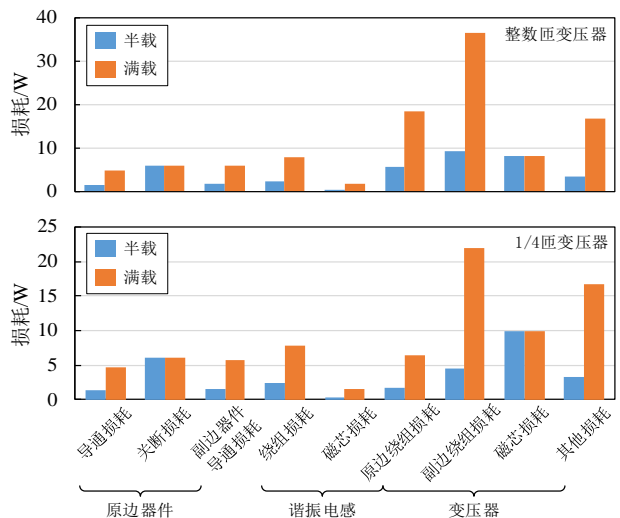


图 20 损耗细分

Fig. 20 Loss breakdown

压器的 LLC 变换器在半载和满载情况下理论计算的各种损耗的详细对比,包括器件损耗、谐振电感损耗和变压器损耗,谐振电容、输出滤波电容和器件与 PCB 焊盘连接处的损耗等包含在其他损耗中。可以看到,半载时变压器磁芯损耗和原边器件关断损耗等与负载电流无关的损耗占比较大,满载时器件导通损耗和绕组损耗占比较大,尤其是变压器副边绕组损耗占比最大。因此,轻载效率主要受磁芯损耗影响,而重载效率主要受绕组损耗影响。由图 19、20 可知,分数匝变压器通过缩短绕组长度来降低绕组损耗,使得重载损耗明显降低,因此其适合电流负载较大的场景。

5 结论

本文面向高变比大电流输出 LLC 谐振变换器,提出了一种分数匝变压器优化设计方法,主要结论如下:

- 1) 总结分数匝变压器基本原理,及其对比传统整数匝变压器的优劣;
- 2) 考虑 N_f 和尺寸参数对变压器损耗的影响,提出一种效率最优的分数匝变压器优化设计方法;
- 3) 提出一种分数匝变压器等效模型,分析采用 ISOP 方式连接的分数匝变压器原边均压和副边均流情况,保证磁芯边柱气隙长度一致即可实现均压均流。

参考文献

- [1] 舒印彪,张正陵,汤涌,等. 新型电力系统构建的若干基本问题[J]. 中国电机工程学报, 2024, 44(21): 8327-8340.
SHU Yinbiao, ZHANG Zhengling, TANG Yong, et al. Fundamental issues of new-type power system construction[J]. Proceedings of the CSEE, 2024, 44(21): 8327-8340(in Chinese).
- [2] 张瑜,吴红飞,李泽伟,等. 面向数据中心 48 V 供电系统的混合型母线变换器及其高密度集成[J]. 中国电机工程学报, 2024, 44(16): 6578-6586.
ZHANG Yu, WU Hongfei, LI Zewei, et al. Hybrid-type bus-converter and high-density integration for data-center 48 V power supply systems[J]. Proceedings of the CSEE, 2024, 44(16): 6578-6586(in Chinese).
- [3] LIANG Jiawei, WANG Liang, FU Minfan, et al. Overview of voltage regulator modules in 48 V bus-based data center power systems[J]. CPSS Transactions on Power Electronics and Applications, 2022, 7(3): 283-299.
- [4] FEI Chao, LEE F C, LI Qiang. High-efficiency high-power-density LLC converter with an integrated planar matrix transformer for high-output current applications[J]. IEEE Transactions on Industrial Electronics, 2017, 64(11): 9072-9082.
- [5] 董汉菁,谢小高. 基于相间有源阻抗平衡单元的多相交错并联 LLC 谐振变换器均流策略研究[J]. 中国电机工程学报, 2024, 44(3): 1117-1132.
DONG Hanjing, XIE Xiaogao. A current sharing scheme of multiphase interleaved LLC resonant converter based on phase-to-phase active impedance balance unit[J]. Proceedings of the CSEE, 2024, 44(3): 1117-1132(in Chinese).
- [6] NABIH A, LI Qiang. Design of 98.8% efficient 400-to-48-V LLC converter with optimized matrix transformer and matrix inductor[J]. IEEE Transactions on Power Electronics, 2023, 38(6): 7207-7225.
- [7] 王议锋,陈晨,陈博,等. LLC 谐振变换器的变压器绕组优化设计[J]. 电工技术学报, 2022, 37(5): 1252-1261.
WANG Yifeng, CHEN Chen, CHEN Bo, et al. Optimal design of transformer winding of LLC converter[J]. Transactions of China Electrotechnical Society, 2022, 37(5): 1252-1261(in Chinese).
- [8] 任仁,刘硕,张方华. 基于氮化镓器件和矩阵变压器的高频 LLC 直流变压器[J]. 中国电机工程学报, 2015, 35(13): 3373-3380.
REN Ren, LIU Shuo, ZHANG Fanghua. High frequency LLC DC-DC transformers with a GaN transistor and a matrix transformer[J]. Proceedings of the CSEE, 2015, 35(13): 3373-3380(in Chinese).
- [9] WU Xinke, SHI Hongbo. High efficiency high density 1 MHz 380-12 V DCX with low FoM devices[J]. IEEE Transactions on Industrial Electronics, 2020, 67(2): 1648-1656.
- [10] LI Guangcan, WU Xinke. A 98.4% efficiency 380V-12V DCX with 1.3kW/in³ power density using low NFoM devices and resonant drive transformer[J]. IEEE Transactions on Power Electronics, 2022, 37(10): 12346-12356.
- [11] PERICA G. Elimination of leakage effects related to the use of windings with fractions of turns[J]. IEEE Transactions on Power Electronics, 1986, 1(1): 39-47.
- [12] LI Siqi, RONG Enguo, MIN Qingyun, et al. A half-turn transformer with symmetry magnetic flux for high-frequency-isolated DC/DC converters[J]. IEEE Transactions on Power Electronics, 2018, 33(8): 6467-6470.
- [13] LIU Yuchen, CHEN Kaide, CHEN Chen, et al. Quarter-turn transformer design and optimization for high power density 1-MHz LLC resonant converter[J]. IEEE

- Transactions on Industrial Electronics, 2020, 67(2): 1580-1591.
- [14] LI Mingxiao, WANG Chang, OUYANG Ziwei, et al. Optimal design of a matrix planar transformer in an LLC resonant converter for data center applications[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2023, 11(2): 1778-1787.
- [15] WANG Chang, LI Mingxiao, OUYANG Ziwei, et al. Pentacentra transformer for multiphase LLC converter in high-current data center application[J]. IEEE Transactions on Power Electronics, 2024, 39(1): 1150-1161.
- [16] WANG Kangping, GAO Qingyuan, WEI Gaohao, et al. Integrated fractional-turn planar transformer for MHz and high-current applications[J]. IEEE Transactions on Power Electronics, 2023, 38(6): 7374-7384.
- [17] WANG Kangping, GAO Qingyuan, ZHAO Kexin, et al. Planar fractional-winding transformer with flexible asymmetric structure[J]. IEEE Transactions on Power Electronics, 2024, 39(8): 9943-9952.
- [18] WANG Kangping, NING Yuhang, LI Hongchang, et al. Integrated planar transformer for high-voltage-ratio LLC DCX with high current and ultra-low voltage output[J]. IEEE Open Journal of Power Electronics, 2024, 5: 1782-1791.
- [19] OUYANG Ziwei, ANDERSEN M A E. Overview of planar magnetic technology-fundamental properties[J]. IEEE Transactions on Power Electronics, 2014, 29(9): 4888-4900.
- [20] PRAKASH P R, NABIH A, LI Qiang. Termination design optimization of high-current PCB-winding matrix transformers[J]. IEEE Transactions on Power Electronics, 2023, 38(4): 4957-4971.
- [21] MU Mingkai, LEE F C. Design and optimization of a 380-12 V high-frequency, high-current LLC converter with GaN devices and planar matrix transformers[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 854-862.



周伟

在线出版日期: 2025-06-12。

收稿日期: 2025-03-26。

作者简介:

周伟(2000), 男, 博士研究生, 研究方向为谐振变换器磁集成、谐振型栅极驱动技术, zw20000612@stu.xjtu.edu.cn;

杨旭(1972), 男, 教授, 博士生导师, 研究方向为大功率开关电源技术、电力电子集成技术、电力系统中的电力电子装置等, yangxu@xjtu.edu.cn。

(责任编辑 吕鲜艳)