

# 一种利用 IGBT 器件寄生电感能量的暂态调节方法

童乐天<sup>1</sup>, 彭晗<sup>1\*</sup>, 岳乔治<sup>1</sup>, 辛晴<sup>1</sup>, 童乔凌<sup>2</sup>

1. 强电磁技术全国重点实验室(华中科技大学), 湖北省 武汉市 430074;
2. 华中科技大学光学与电子信息学院, 湖北省 武汉市 430074)

## Switching Transient Regulation Using Energy of Parasitic Inductance of IGBT

TONG Letian<sup>1</sup>, PENG Han<sup>1\*</sup>, YUE Qiaozhi<sup>1</sup>, XIN Qing<sup>1</sup>, TONG Qiaoling<sup>2</sup>

- (1. State Key Laboratory of Advanced Electromagnetic Technology (Huazhong University of Science and Technology), Wuhan 430074, Hubei Province, China; 2. School of Optical and Electronic Information, Huazhong University of Science and Technology, Wuhan 430074, Hubei Province, China)

**ABSTRACT:** Due to the inherent parasitic inductances in power devices caused by chip packaging and circuit design, issues such as gate signal oscillations and increased electrical stresses frequently occur. While complete elimination of parasitic inductance remains impractical, effective utilization of the energy stored in these inductances offers a more viable approach to controlling power device switching transients. This paper presents a comprehensive parasitic inductance model for power devices and packaging using a distributed parameter coupling extraction method. The energy interactions within parasitic inductors are analyzed through an instantaneous energy integration approach. Novel energy transfer branches are proposed to facilitate both energy transfer across parasitic inductors and the shunting of displacement currents induced by  $dv_{ce}/dt$  enabling independent control of voltage and current slopes. This technique achieves simultaneous optimization of switching losses and electrical stresses without requiring high-cost components. Experimental validation is conducted using IGBT device IKW75N60T in a double-pulse test setup, demonstrating significant performance improvements: 12.0% reduction in current overshoot, 14.5% reduction in voltage overshoot, along with 4.16% and 7.6% reductions in turn-on and turn-off losses respectively. The proposed method provides an effective solution for managing switching transients while maintaining cost efficiency in power electronic systems.

**KEY WORDS:** parasitic inductance; energy; electrical stresses; switching losses; slope of voltage and current

**摘要:** 功率器件由于受芯片封装及电路设计的影响, 存在许多寄生电感。寄生电感可能会引起门极信号振荡或者功率器件电气应力增加等问题, 因此降低寄生电感是实际应用中的重要设计指标, 但寄生电感不能完全被消除。因而利用功率

器件中寄生电感, 实现开关暂态的调控, 是一种更加有效和实际的方法。文中采用分布式参数耦合提取方法, 构建一个较全面的器件内部与封装的寄生电感模型, 通过瞬时能量积分方法分析寄生电感上能量的交互。进一步地, 提出通过能量转移支路, 实现寄生电感上能量转移, 并配合  $dv_{ce}/dt$  所产生位移电流的分流, 实现功率器件的电压电流变化率的分别调控。所提出的技术可实现开关损耗和电气应力同时优化, 无需采用高成本器件。使用该驱动于 IGBT 器件 IKW75N60T, 在 400 V/60 A 的双脉冲测试下, 可实现电流过冲和电压过冲分别减小 12.0% 和 14.5%, 开通损耗和关断损耗分别降低 4.16% 和 7.6%。

**关键词:** 寄生电感; 能量; 电气应力; 开关损耗; 电压电流变化率

## 0 引言

IGBT、SiC 等功率器件, 受芯片封装、功率和驱动电路设计的影响, 存在较多寄生电感, 包括功率器件寄生电感、PCB 寄生电感以及母排寄生电感等。处于功率回路中的寄生电感会与功率器件输出电容谐振, 引起功率器件电压电流振荡, 导致电磁干扰严重以及大的开关应力。处于驱动回路中的寄生电感会导致开关速率的减慢并引起门极信号振荡, 导致开关损耗增加以及可能使得功率器件工作故障。因此, 在厘清寄生电感的构成及动态能量特征的基础上降低寄生电感的影响对于保证功率器件高效、可靠开关应用非常重要。

在寄生电感的认识方面, 目前对功率器件的寄生电感提取建模上, 有利用半导体器件瞬态跳变所激发振荡频率信息与寄生参数的解析关系提取寄生电感<sup>[1-2]</sup>, 有采用阻抗分析仪直接测量提取电路或

者器件寄生电感<sup>[1]</sup>，有通过 Q3D 等有限元仿真软件间接提取寄生电感<sup>[3]</sup>，有利用数值法通过场求解的方式求解来提取器件寄生电感<sup>[4]</sup>。其中大多仅分析自感，而对驱动回路和功率回路之间的互感缺少对应分析，或者分析方法较复杂。

降低寄生电感已成为现在电力电子变换器和模块设计中的主要设计指标。可采用叠层母排设计<sup>[5-6]</sup>、PCB 叠层多回路设计<sup>[7]</sup>实现电路回路上寄生电感的减小；采用引线键合结构、平面连接结构等封装及芯片布局优化<sup>[8-10]</sup>等减小功率器件封装中的寄生电感。然而，以上方法无法完全消除寄生电感或仅能实现寄生电感的多支路对称。在商用功率器件中，寄生电感更是无法避免<sup>[11]</sup>，例如 Infineon 的 IKW40N120CH7 的发射极引脚寄生电感有 13 nH，因此寄生电感可考虑被加以利用。

在电力电子设备中，随着系统电压电流等级的提升，为了提高其效率与其运行可靠性，需对其核心器件 IGBT 等功率器件的开关暂态进行调节，以减小开关损耗及电压电流过冲。目前已有驱动利用功率器件寄生电感来识别开关暂态中不同阶段<sup>[12-16]</sup>，通过功率器件的  $di/dt$  在发射极寄生电感产生的电压，利用比较器输出控制信号，控制辅助电路通过额外的电源或者切换不同大小阻值的驱动电阻来调节功率器件的暂态。而寄生电感作为一个储能元件，在功率器件开关暂态过程中会产生明显能量交互。因此，利用功率器件的寄生电感的能量，实现开关暂态的调控，是一种更加有效和实际的方法，若可以对寄生电感的能量进行利用，将寄生电感完全置于辅助工作电路中，既利用其产生控制信号，又作为电源提供能量，即其可通过器件寄生电感获取的母线能量来实现功率器件暂态调节，且无需从驱动的提供额外能量。

为了全面认识功率器件寄生电感及实现对商用功率器件中不可避免的寄生电感的有效利用，本文提出一个考虑功率器件与封装中的自感互感的分布式寄生电感模型，并提出基于并联支路的寄生电感能量利用方法及  $dv/dt$  位移电流的分流，实现开通和关断阶段门极电压的调控，达到功率器件开关应力和开关损耗的同时优化的目标。本文的主要研究工作和创新点包括：

1) 选取分立 IGBT 功率器件，研究键合线间、各个引脚间寄生电感等耦合问题，采用分布式参数耦合提取方法，构建一个较全面的器件内部与封装

的寄生电感模型。进一步地，通过瞬时能量积分方法，对影响器件开关过程的部分寄生自感与耦合电感的能量交互问题展开量化分析。

2) 提出寄生电感上能量利用的新方法：采用多驱动电阻、三极管等元器件，构建并联支路，实现寄生电感上能量转移，并基于叠加定律，实现功率器件在电压切换和电流切换过程中驱动速率的调节。面对电压/电流过冲与开关损耗间相互制约的问题，所提出的驱动技术可高效、便捷地实现二者的同时优化。

## 1 功率器件中寄生电感分布与能量分析

### 1.1 分布式寄生电感的提取

图 1 为英飞凌采用 TO-247-4L 封装的 IGT50N65H5 的 IGBT Q3D 仿真模型，其机械尺寸等参数由其数据手册获得。其中功率器件自身的寄生电感，包括不同引脚的键合线自感  $L_{gw}$ 、 $L_{kew}$ 、 $L_{ew1}$ — $L_{ew4}$ ，引脚自感  $L_g$ 、 $L_{ke}$ 、 $L_e$ 、 $L_c$ ，驱动回路两引脚之间互感  $M_1$ ，功率回路两引脚之间互感  $M_3$ ，驱动回路两引脚的键合线之间互感  $M_2$ ，功率回路中同一引脚的键合线之间互感  $M_4$ — $M_9$  及驱动回路和功率回路之间的总互感  $M_{cp}$ (涵盖了两个回路的引脚以及键合线之间的互感)。图 2 为全面考虑该功率器件寄生电感的电路模型。

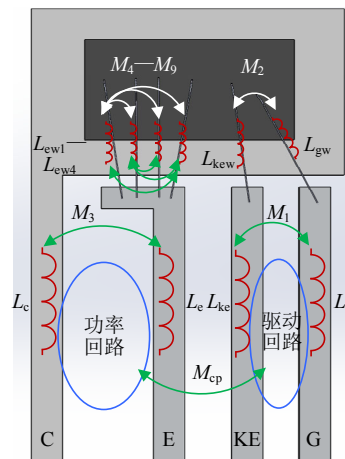


图 1 分立功率器件寄生电感分布

Fig. 1 Parasitic inductance distribution of discrete power devices

将键合线与引脚等效为均匀圆柱体，根据安培环路定律，采用磁链计算法，其自感大小为

$$L = 2l \left( \ln \frac{2l}{r} - 0.75 \right) \quad (1)$$

式中： $l$  为圆柱体长； $r$  为圆柱体截面半径。

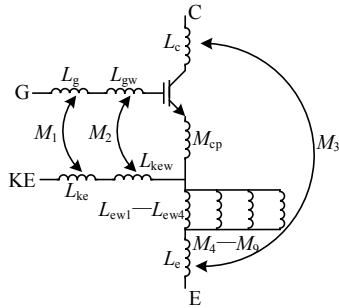


图2 分立功率器件寄生电感模型

Fig. 2 The model of parasitic inductance of power devices

功率器件在驱动回路和功率回路中，互感部分包括键合线间互感及引脚间的互感，可以近似等效看做两平行均匀圆柱体之间互感，根据毕奥萨伐尔定律以及磁链积分计算，可得：

$$M = 2l[\ln(\frac{l}{d} + \sqrt{1 + \frac{l^2}{d^2}}) - \sqrt{1 + \frac{d^2}{l^2}} + \frac{d}{l}] \quad (2)$$

式中  $d$  为平行均匀圆柱体中心间距。

表 1 为计算所得的发射极键合线电感与利用 Ansys Q3D 有限元仿真所提取出的寄生电感的大小。可知，计算结果与仿真结果的最大误差小于 8%。

表 1 发射极键合线所引起的寄生电感计算结果与 ANSYS Q3D 有限元仿真结果

Table 1 The calculation results and ANSYS Q3D simulation results of the parasitic inductance of the emitter bonding line

参数	计算结果	仿真结果
$L_{ew1}$	7.34	7.37
$L_{ew2}$	7.34	7.36
$L_{ew3}$	7.34	7.36
$L_{ew4}$	7.34	7.34
$M_4$	1.71	1.70
$M_5$	1.19	1.17
$M_6$	0.86	0.83
$M_7$	1.97	1.91
$M_8$	1.19	1.17
$M_9$	1.71	1.69

驱动回路和功率回路之间的互感  $M_{cp}$  来自功率器件封装中驱动回路中键合线、引脚与功率回路中键合线、引脚之间电感的相互作用。由于功率器件封装结构复杂，采用 Ansys Q3D 提取的方法，当功率器件引脚最底部接入回路中时，利用 Ansys Q3D 提取的互感大小为 1.33 nH。

### 1.2 计积寄生电感的开关暂态模型

全面考虑所有电感后，可对开关暂态进行建模分析。驱动回路的寄生电感，影响门极电容充放电

过程进而影响器件开关暂态。功率回路的寄生电感，影响功率器件的过冲及损耗。

驱动回路与功率回路的互感，在不同开关暂态下其正负不同。在开通暂态，驱动回路产生磁通与功率回路产生磁通方向一致，此时互感为正；在关断暂态，驱动回路产生磁通与功率回路产生磁通方向相反，此时互感为负。采用开尔文源极接法器件，驱动回路和功率回路的互感，可等效认为共源极电感。

开通过程，驱动回路等效为 RLC 电路：

$$V_{CC} = i_g R_g + L_0 \frac{di_g}{dt} + (L_g^* + L_{ke}^* - 2M_1 - 2M_2) \frac{di_g}{dt} + M_{cp} (\frac{di_g}{dt} + \frac{di_c}{dt}) + v_{gc} \quad (3)$$

$$v_{gc} = V_{th} + \frac{i_c}{g_m} \quad (4)$$

式中： $V_{CC}$  为正驱动电压； $i_g$  为门极电流； $i_c$  为集电极电流； $R_g$  为驱动电阻； $L_0$  为驱动回路中 PCB 走线电感； $L_g^* = L_g + L_{gw}$  为功率器件门极引脚及键合线总自感； $L_{ke}^* = L_{ke} + L_{kew}$  为功率器件开尔文源极引脚及键合线总自感； $V_{th}$  为器件的阈值电压； $v_{gc}$  为门极电压； $g_m$  为器件的跨导。

开通过程 IGBT 集电极电流斜率  $di_{con}/dt$  为：

$$\frac{di_{con}}{dt} = \frac{g_m(V_{CC} - v_{th})b_1 b_2}{b_2 - b_1} (-e^{b_1 t} + e^{b_2 t}) \quad (5)$$

$$b_1 = \frac{-(R_g C_{ies} + g_m L_{cp}) + \Delta_1}{2(L_0 + L_g^* + L_{ke}^* - 2M_1 - 2M_2 + M_{cp})C_{ies}} \quad (6)$$

$$b_2 = \frac{-(R_g C_{ies} + g_m L_{cp}) - \Delta_1}{2(L_0 + L_g^* + L_{ke}^* - 2M_1 - 2M_2 + M_{cp})C_{ies}} \quad (7)$$

$$\Delta_1 = [(R_g C_{ies} + g_m M_{cp})^2 - 4(L_0 + L_g^* + L_{ke}^* - 2M_1 - 2M_2 + M_{cp})C_{ies}]^{\frac{1}{2}} \quad (8)$$

式中  $C_{ies}$  为器件的输入电容。

开通过程 IGBT 集电极电压斜率  $dv_{ceon}/dt$  为

$$\frac{dv_{ceon}}{dt} = \frac{V_{CC} - (V_{th} + I_L / g_m)}{R_G C_{gc}} \quad (9)$$

式中  $C_{gc}$  为器件的米勒电容。

开通损耗  $E_{on}$  为

$$E_{on} = \frac{1}{2}(V_{bus} - L_{ploop} \frac{di_{con}}{dt})(i_{rr} + I_L)^2 / (\frac{di_{con}}{dt}) + \frac{1}{2} I_L V_{bus} / (\frac{dv_{ceon}}{dt}) \quad (10)$$

式中： $V_{bus}$  为母线电压； $I_L$  为负载电流； $i_{tr}$  为反向恢复电流； $L_{ploop}$  为功率回路的总寄生电感(包括功率器件集电极和发射极的寄生电感及母排的寄生电感)。

关断过程分析与开通基本一致，但驱动回路和功率回路的互感  $M_{cp}$  此时为负。

关断过程 IGBT 集电极电流斜率  $di_{coff}/dt$  为：

$$\frac{di_{coff}}{dt} = \frac{g_m(V_{CC} - v_{th})c_1c_2}{c_2 - c_1} (-e^{c_1t} + e^{c_2t}) \quad (11)$$

$$c_1 = \frac{-(R_g C_{ies} - g_m L_{cp}) + \Delta_2}{2(L_0 + L_g^* + L_{ke}^* - 2M_1 - 2M_2 - M_{cp})C_{ies}} \quad (12)$$

$$c_2 = \frac{-(R_g C_{ies} - g_m L_{cp}) - \Delta_2}{2(L_0 + L_g^* + L_{ke}^* - 2M_1 - 2M_2 - M_{cp})C_{ies}} \quad (13)$$

$$\Delta_2 = [(R_g C_{ies} - g_m M_{cp})^2 - 4(L_0 + L_g^* + L_{ke}^* - 2M_1 - 2M_2 - M_{cp})C_{ies}]^{\frac{1}{2}} \quad (14)$$

关断过程 IGBT 集射极电压斜率  $dv_{ceoff}/dt$  为

$$\frac{dv_{ceoff}}{dt} = \frac{V_{EE} - (V_{th} + I_L / g_m)}{R_g C_{gc}} \quad (15)$$

式中  $V_{EE}$  为负驱动电压。

关断损耗  $E_{off}$  为

$$E_{off} = \frac{1}{2} I_L V_{bus} / \left( \frac{dv_{ceoff}}{dt} \right) + \frac{1}{2} (L_{ploop} \frac{di_c}{dt} + V_{bus}) I_L^2 / \left( \frac{di_{coff}}{dt} \right) \quad (16)$$

### 1.3 功率器件中寄生电感在开关暂态过程中能量分析

在开关暂态过程中，功率器件寄生电感上电流的变化引发能量的交互。因功率回路的电流变化率大，功率器件中寄生电感能量交互明显。以发射极寄生电感  $L_e$  为例，开通过程中， $L_e$  上能量的瞬时变化规律为

$$E_{L_{e\_on}}(t) = \frac{1}{2} L_e \left( \int_{t_m}^{t_n} \frac{di_{con}}{dt} dt \right)^2 = \frac{1}{2} L_e \cdot \left[ \frac{g_m(V_{CC} - v_{th})b_1b_2}{b_2 - b_1} \left( -\frac{1}{b_1} e^{b_1t} + \frac{1}{b_2} e^{b_2t} \right) \right]_{t_m}^{t_n} \quad (17)$$

式中  $t_m$ 、 $t_n$  为开通电流阶段中任意两个时刻。

关断过程， $L_e$  上能量的瞬时变化规律为

$$E_{L_{e\_off}}(t) = \frac{1}{2} L_e \left[ I_L^2 - \left( I_L - \int_{t_p}^{t_q} \frac{di_{coff}}{dt} dt \right)^2 \right] = \frac{1}{2} L_e \left\{ I_L^2 - \left[ I_L - \frac{g_m(V_{CC} - v_{th})c_1c_2}{c_2 - c_1} \left( -\frac{1}{c_1} e^{c_1t} + \frac{1}{c_2} e^{c_2t} \right) \right]_{t_p}^{t_q} \right\} \quad (18)$$

式中  $t_p$ 、 $t_q$  为开通电流阶段中任意两个时刻。

以 1200 V/75 A IGBT 器件 IKY75N120CH3，600 V/30 A 工况为例，驱动器件开通和关断需要能量为 2.185  $\mu$ J。根据 1.1 节对功率器件寄生电感的理论计算可得，功率器件发射极寄生电感  $L_e$  为 14.08 nH。根据式(20)、(21)可知，开通和关断过程中  $L_e$  储存和释放的能量为 6.34  $\mu$ J，是驱动器件开通和关断所需能量的 2.9 倍。可见，若可以利用功率器件寄生电感的能量，能够实现驱动的动态调节。

## 2 利用器件寄生电感能量的开关暂态调节方法

由功率器件寄生电感仿真分析和能量分析，可知功率器件寄生电感在开关暂态中能量交互明显，量级较大，本文进一步提出了一种寄生电感上能量利用的方法，通过构建辅助支路，将功率器件发射极寄生电感的能量引入驱动电路中，实现功率器件开关暂态调节，达到开关损耗和过冲同时优化的目的。

基于器件发射极寄生电感能量利用的增强型驱动(EGD)拓扑如图 3 所示。搭建辅助电路 1 以提取和利用寄生电感的能量。辅助电路 1 由三极管  $Q_1$ 、 $Q_2$  和电阻  $R_1$ 、 $R_2$  及电容  $C_1$ 、 $C_2$  组成。 $L_e$  两端感应电压分别通过电阻  $R_1$  与  $R_2$  控制三极管  $Q_1$  和  $Q_2$  集电极电流，改变电阻  $R_{ON}$  或  $R_{OFF}$  两端压降，减慢功率器件集电极电流变化速率。同时，为了在降低电压和电流过冲的同时，不增加驱动损耗，构建了由三极管  $Q_3$ 、 $Q_4$  和电阻  $R_3$ 、 $R_4$ 、 $R_5$  及电容  $C_3$  组成的辅助支路 2，当集射极电压变化时，使得  $Q_3$  和  $Q_4$  导通以改变驱动回路电压，加快功率器件集射极电压变化速率。下文将详细讨论开通和关断暂态过程中电压和电流阶段下 EGD 的工作原理，并对功率器件寄生电感能量的提取利用、功率器件开

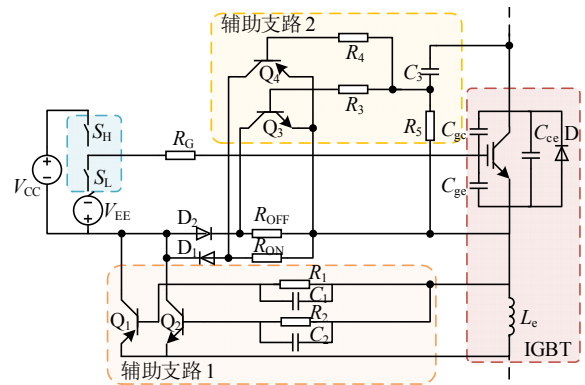


图 3 增强型驱动电路拓扑

Fig. 3 Enhanced gate driver circuit topology

关速度的调节以及开关损耗的减小原因等作进一步分析。

2.1 开通过程

如图4所示,所提出的驱动电路在开通暂态过程中,可实现降低电流过冲,并减小开通损耗的效果。

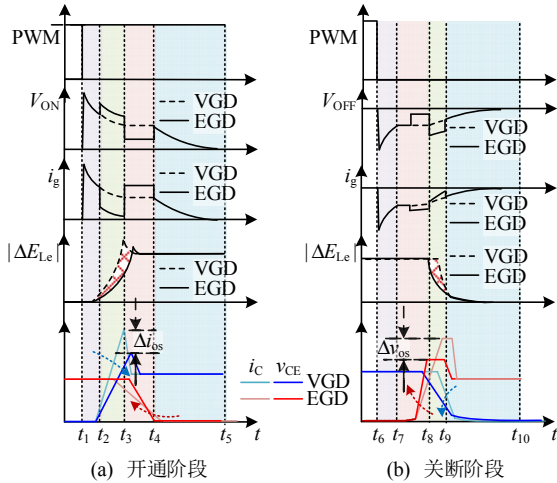


图4 增强型驱动理论开关暂态波形

Fig. 4 Theoretical switching transient waveforms of EGD

1)  $di_{con}/dt$  阶段 $[t_2-t_3]$ : 集电极电流上升,寄生电感  $L_e$  与  $R_2$ 、 $C_2$  以及三极管  $Q_2$  的发射结构成回路。 $L_e$  两端的电压使得极管  $Q_2$  导通,使流过  $L_e$  电流减小,  $L_e$  储存能量相应会减小,该部分减小的能量被辅助支路1利用,在驱动电阻  $R_{ON}$  上产生额外电压。由于三极管  $Q_2$  的集电极电流和门极电流同向,驱动电阻  $R_{ON}$  两端电压  $v_{ON}$  增加,使门极电压  $v_{ge}$  减小,  $di_{con}/dt$  降低,减小电流过冲。如图5(a)所示,  $Q_2$  工作于放大区,  $Q_2$  集电极电流  $i_{c2}$  大小受  $R_2$  的控制( $i_{c2} = \beta_2(L_e/R_2)(di_{con}/dt)$ , 其中  $\beta_2$  为  $Q_2$  的放大系数)。

2)  $dv_{ceon}/dt$  阶段 $[t_3-t_4]$ : 集射极电压下降,  $dv_{ceon}/dt$  通过电容  $C_3$  产生流入三极管  $Q_4$  基极的电

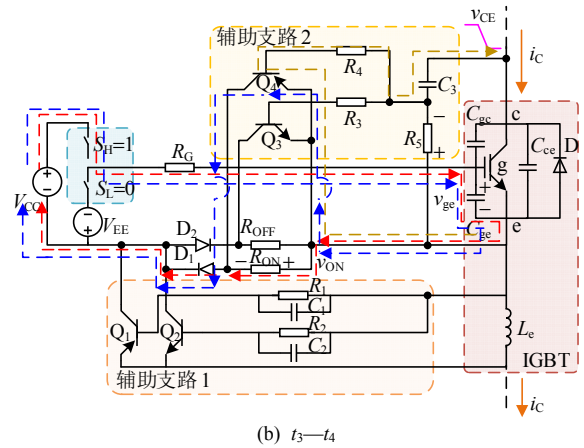


图5 开通暂态关键阶段等效电路

Fig. 5 Turn-on transient equivalent circuits of critical stages

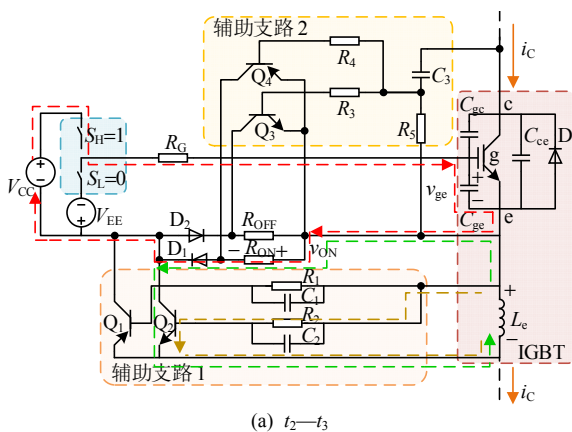
流,  $Q_4$  导通。 $Q_4$  工作于饱和区,电阻  $R_{ON}$  两端电压  $v_{ON}$  减小,抬升门极电压,引起  $dv_{ceon}/dt$  增加,减小开通损耗。 $Q_4$  集电极电流  $i_{c4}$  大小受  $C_3$ 、 $R_4$ 、 $R_5$  的控制( $i_{c4} \propto (C_3R_5/R_4)(dv_{ceon}/dt)$ ),如图5(b)所示。

2.2 关断过程

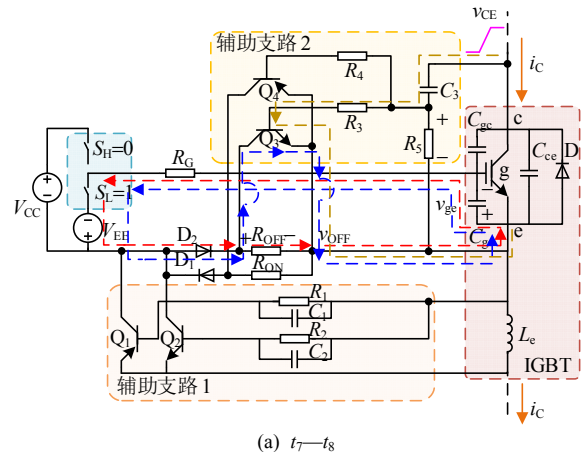
如图5所示,所提出的驱动电路在关断暂态过程中,可实现降低电压过冲,并减小关断损耗的效果。

1)  $dv_{ceoff}/dt$  阶段 $[t_7-t_8]$ : 集射极电压上升,通过电容  $C_3$  产生流出三极管  $Q_3$  基极的电流,  $Q_3$  导通。 $Q_3$  工作于饱和区,驱动电阻  $R_{OFF}$  两端电压  $v_{OFF}$  变小,抬升门极驱动电压  $v_{ge}$ ,加速功率器件的电压切换速率,减小关断损耗。此时  $Q_3$  集电极电流大小受  $C_3$ 、 $R_3$ 、 $R_5$  的控制( $i_{c3} \propto (C_3R_5/R_3)(dv_{ceoff}/dt)$ ),如图6(a)所示。

2)  $di_{coff}/dt$  阶段 $[t_8-t_9]$ : 集电极电流下降,寄生电感  $L_e$  两端的电压使  $Q_1$  导通,寄生电感释放的部分能量被辅助支路1利用,在驱动电阻  $R_{OFF}$  上产生额外电压。驱动电阻  $R_{OFF}$  两端电压  $v_{OFF}$  变大,使



(a)  $t_2-t_3$



(a)  $t_7-t_8$

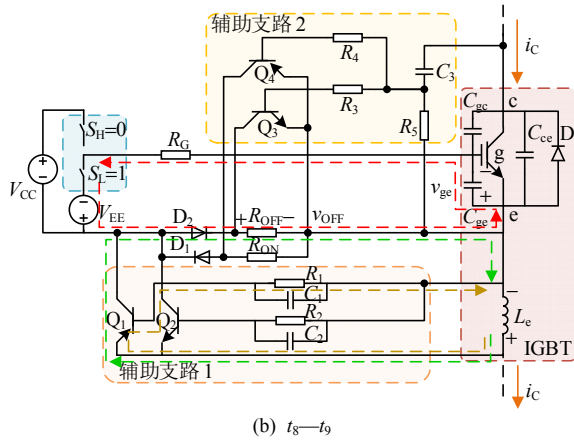


图 6 关断暂态关键阶段等效电路

Fig. 6 Turn-off transient equivalent circuits of critical stages

门极电压  $v_{ge}$  减小,  $di_{coff}/dt$  减小, 减小电压过冲。如图 6(b)所示,  $Q_1$  集电极电流大小受  $R_1$  的控制 ( $i_{c1} = \beta_1(L_{Ee}/R_1)(di_{coff}/dt)$ , 其中  $\beta_1$  为  $Q_1$  的放大系数)。

### 2.3 寄生电感能量分析及开关暂态调节分析

由 1.3 节分析可知, 功率器件发射极的寄生电感在开关过程产生的能量明显大于功率器件开通和关断时驱动所需提供的能量。因此, 若对于寄生电感的能量加以控制, 可以更好实现电流切换过程中速率调节。辅助支路中三极管、基极电阻以及驱动回路中驱动电阻等均可实现对实际利用的寄生电感能量的控制。本节将分析功率器件发射极的寄生电感  $L_e$  上能量, 然后分析了该驱动对于功率器件开关过程中集电极电流斜率和集射极电压斜率的调节性能, 最后分析开关损耗的减小原理。

在开通阶段, 由式(17)可知,  $L_e$  上能量的瞬时变化规律, 因此可知采用所提出的寄生电感能量利用辅助支路后, 被利用能量  $E_1(t)$  的大小:

$$E_1(t) = \frac{1}{2(t_3 - t_2)} L_e \cdot \int_{t_2}^{t_3} \left[ \left( \int_{i_m}^{i_n} \frac{di_{con1}}{dt} dt \right)^2 - \left( \int_{i_m}^{i_n} \frac{di_{con2}}{dt} dt \right)^2 \right] dt \quad (19)$$

式中  $di_{con1}/dt$ 、 $di_{con2}/dt$  分别为不采用和采用辅助支路, 开通暂态下功率器件的集电极电流斜率。

在关断阶段, 由式(18)可知,  $L_e$  上能量的瞬时变化规律, 因此可知采用所提出的寄生电感能量利用辅助支路后, 被利用能量  $E_2(t)$  的大小:

$$E_2(t) = \frac{1}{2(t_9 - t_8)} L_e \int_{t_8}^{t_9} \left[ \left( I_{load} - \int_{t_p}^{t_q} \frac{di_{coff2}}{dt} dt \right)^2 - \left( I_{load} - \int_{t_p}^{t_q} \frac{di_{coff1}}{dt} dt \right)^2 \right] dt \quad (20)$$

式中  $di_{coff1}/dt$ 、 $di_{coff2}/dt$  分别为不采用和采用辅助支路, 关断暂态下功率器件的集电极电流斜率。

针对采用 EGD 后功率器件开关暂态, 在开通阶段, 辅助支路 1 的电流大小受限于  $R_{ON}$  和三极管  $Q_2$  的基极电阻  $R_2$  及放大系数等参数。IGBT 开通阶段集电极电流变化率  $di_{con}/dt$  与  $R_{ON}$ 、 $R_2$  以及三极管  $Q_2$  的放大系数  $\beta_2$  等参数之间的关系为

$$\frac{di_{con}}{dt} = \frac{V_{CC} - [V_{th} + I_L / (2g_m)]}{(R_{ON} + R_G)C_{ics} / g_m + L_e(\beta_2 / R_2)R_{ON}} \quad (21)$$

式中  $I_L$  为负载电流的大小。由此可见, 增大  $\beta_2$ , 减小  $R_2$ , 增大  $R_{ON}$ , 可减小电流的变化率, 降低电流过冲, 并且由式(19)可知, 还能增加对寄生电感能量的利用。

IGBT 开通阶段集射极电压变化率  $dv_{ceon}/dt$  与  $R_{ON}$ 、三极管  $Q_4$  的集电极电流  $i_{c4}$  和饱和压降  $V_{cesat4}$  之间的关系为

$$\frac{dv_{ceon}}{dt} = \frac{V_{CC} + i_{c4}R_{ON} - (V_{th} + I_L / g_m)}{(R_{ON} + R_G)C_{gc}} = \frac{V_{CC} - V_{cesat4} - (V_{th} + I_L / g_m)}{R_G C_{gc}} \quad (22)$$

结合式(22)以及 2.1 节分析可知, 三极管  $Q_4$  的集电极电流  $i_{c4}$  大小与其基极电阻  $R_4$  大小成反比关系, 即可通过减小  $R_4$ , 使  $i_{c4}$  增大, 达到加快电压变化率的目的。

另外由式(21)、(22)可知, 驱动回路电阻  $R_{ON}$  和  $R_G$  为开通阶段速率调控提供了更高的自由度: 可以通过调节  $R_{ON}$  进而调节电流变化率的减小幅度和电压变化率增加的幅度。如图 7 所示, 选取型号为 IKW30N60T 的 IGBT 器件, 在 600 V/40 A 工况条件下, 进行仿真分析, 当  $R_{ON}$  从 6  $\Omega$  增大为 14  $\Omega$ ,  $di_{con}/dt$  由 0.59 A/ns 减小至 0.53 A/ns,  $dv_{ceon}/dt$  由 8.1 V/ns 变化至 12.1 V/ns。该特性在常规采用单一

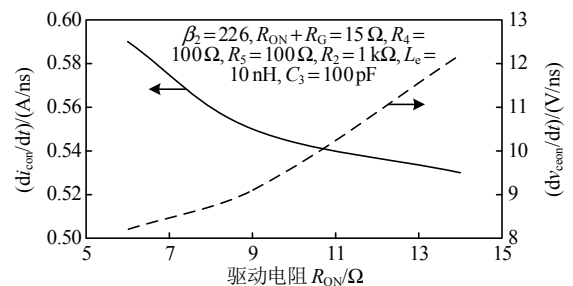


图 7 开通过程  $di_{con}/dt$  和  $dv_{ceon}/dt$  与电阻  $R_{ON}$  关系

Fig. 7 Relation between  $di_{con}/dt$  and  $R_{ON}$ ,  $dv_{ceon}/dt$  and  $R_{ON}$  during turn-on stage

开通电阻的驱动中是无法实现的。同时,驱动电阻  $R_G$  的调节,也可以避免因驱动回路中整体阻抗过小而产生门极信号振荡问题。

关断过程中,电流变化和电压变化阶段的分析与开通过程的分析类似。在关断阶段,集电极电流变化率为

$$\frac{di_{\text{coff}}}{dt} = \frac{V_{\text{EE}} - [V_{\text{th}} + I_L / (2g_m)]}{(R_{\text{OFF}} + R_G)C_{\text{ies}} / g_m + L_e(\beta_1 / R_1)R_{\text{OFF}}} \quad (23)$$

增大  $\beta_1$ , 减小  $R_1$ , 增大  $R_{\text{OFF}}$ , 都可以减小电流的变化率,降低电压过冲,并且由式(20)可知,还能增加对寄生电感能量的利用。

关断过程中集射极电压变化率为

$$\frac{dv_{\text{ceoff}}}{dt} = \frac{V_{\text{EE}} + i_{c3}R_{\text{OFF}} - (V_{\text{th}} + I_L / g_m)}{(R_{\text{OFF}} + R_G)C_{\text{gc}}} = \frac{V_{\text{EE}} - V_{\text{cesat3}} - (V_{\text{th}} + I_L / g_m)}{R_G C_{\text{gc}}} \quad (24)$$

式中:  $i_{c3}$  为三极管  $Q_3$  的集电极电流;  $V_{\text{cesat3}}$  为三极管  $Q_3$  的饱和压降。

结合式(24)以及 2.2 节分析可知,三极管  $Q_3$  的集电极电流  $i_{c3}$  大小与其基极电阻  $R_3$  大小成反比关系,即可通过减小  $R_3$ , 使  $i_{c3}$  增大,达到加快电压变化率的目的。

另外由式(23)、(24)可知,驱动回路电阻  $R_{\text{OFF}}$  和  $R_G$  为关断阶段速率调控提供了更高的自由度:可以通过调节  $R_{\text{OFF}}$  进而调节电流变化率的减小幅度和电压变化率增加的幅度。如图 8 所示,当  $R_{\text{OFF}}$  从  $6 \Omega$  增大为  $14 \Omega$ ,  $di_{\text{coff}}/dt$  由  $0.97 \text{ A/ns}$  变化为  $0.78 \text{ A/ns}$ ,  $dv_{\text{ceoff}}/dt$  由  $18.8 \text{ V/ns}$  增大至  $29.2 \text{ V/ns}$ 。

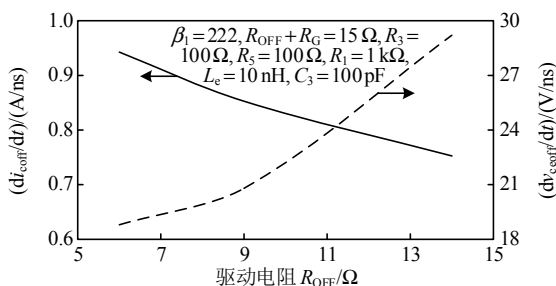


图 8 关断过程  $di_{\text{coff}}/dt$  和  $dv_{\text{ceoff}}/dt$  与电阻  $R_{\text{OFF}}$  关系  
Fig. 8 Relation between  $di_{\text{coff}}/dt$  and  $R_{\text{OFF}}$ ,  $dv_{\text{ceoff}}/dt$  and  $R_{\text{OFF}}$  during turn-off stage

图 9 为  $Q_2$  的基极电阻  $R_2$  对电流变化率的影响,在开通  $di_{\text{con}}/dt$  阶段,当  $R_2$  由  $500 \Omega$  增大到  $3 \text{ k}\Omega$ ,  $di_{\text{con}}/dt$  由  $0.363 \text{ A/ns}$  变化为  $0.508 \text{ A/ns}$ 。图 10 为开通  $dv_{\text{ceon}}/dt$  阶段下,  $Q_4$  的基极电阻  $R_4$  与  $dv_{\text{ceon}}/dt$  的

规律。当  $R_4$  由  $100 \Omega$  增大到  $500 \Omega$ ,  $dv_{\text{ceon}}/dt$  由  $8.71 \text{ V/ns}$  变化为  $9.29 \text{ V/ns}$ 。

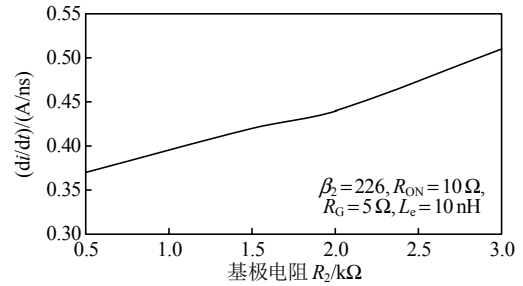


图 9 开通过程集电极电流变化率和电阻  $R_2$  关系  
Fig. 9 Relation between collector current change rate and resistance  $R_2$  during turn-on stage

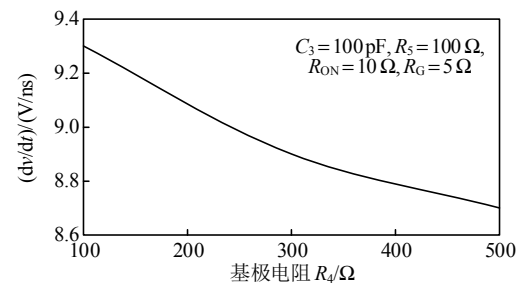


图 10 开通过程集射极电压变化率和电阻  $R_4$  关系  
Fig. 10 Relation between voltage change rate and resistance  $R_4$  during turn-on stage

另外,改变三极管的放大系数也可实现调速的实现,但由于其在实际电路中不易改变,故不进行定量分析。但在实际设计中,三极管的放大系数不宜过小,否则调节能力有限,最好选在  $200 \sim 400$ 。另外三极管的增益带宽应较大,以保证其具有较快响应速度。

针对功率器件开关损耗,由 1.2 节中式(10)可知,开通损耗  $E_{\text{on}}$  满足:

$$\begin{cases} E_{\text{on}} \propto \frac{1}{x} \\ x = \frac{di_{\text{con}}}{dt}, \frac{dv_{\text{ceon}}}{dt} \end{cases} \quad (25)$$

该驱动使功率器件的  $di_{\text{con}}/dt$  的减小,可让开通电流过冲减小,同时该驱动使功率器件的  $dv_{\text{ceon}}/dt$  增加,两者共同作用,可减小开通损耗  $E_{\text{on}}$ 。

由式(16)可知,关断损耗  $E_{\text{off}}$  满足:

$$\begin{cases} E_{\text{off}} \propto \frac{1}{y} \\ y = \frac{di_{\text{coff}}}{dt}, \frac{dv_{\text{ceoff}}}{dt} \end{cases} \quad (26)$$

该驱动使功率器件的  $di_{\text{coff}}/dt$  的减小,可让关

断电压过冲减小，并且该驱动使功率器件的  $dv_{ceoff}/dt$  增加，两者共同作用，可减小关断损耗  $E_{on}$ 。

### 3 样机设计和实验验证

设计样机以验证所提出的驱动对寄生电感能量的利用以及对功率器件开关暂态过程的调节。驱动采用了型号 QA121 具有 +15 V/-8 V 双输出隔离驱动电源。采用 Infineon 1ED3461MU12M 驱动芯片，集成退饱和保护以及米勒钳位等。采用了型号 2SC5994 和型号 PCP1103 的两类三极管，两者的放大系数满足在 200~400 之间，增益带宽积约为 400 MHz。经阻抗分析仪测量，功率器件发射极寄生电感  $L_e$  实际大小为 23 nH。图 11 为所搭建的驱动样机，设计参数如表 2 所示。表 3 为实验使用的测试设备。图 12 为本实验所使用的双脉冲平台，采用型号为 IKW75N60T 的 IGBT 器件，在 400 V/50 A 的工况下，验证驱动性能和效果。

图 13、14 为采用常规驱动 VGD 与本文所提出驱动 EGD 下 IGBT 波形的对比。由图可知，与 VGD

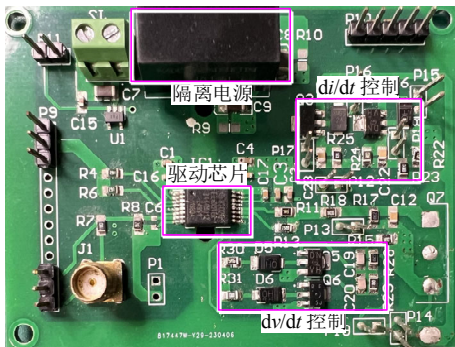


图 11 增强型驱动样机  
Fig. 11 EGD prototype

表 2 增强型驱动的其他相关设计参数

Table 2 Other related design parameters of EGD

参数	数值	参数	数值
正压 $V_H/V$	15	$Q_3$ 基极电阻 $R_3/\Omega$	100
负压 $V_L/V$	-8	$Q_4$ 基极电阻 $R_4/\Omega$	100
$Q_1$ 基极电阻 $R_1/k\Omega$	1	$R_5/\Omega$	50
$Q_2$ 基极电阻 $R_2/k\Omega$	1	$C_3/pF$	100

表 3 实验测试设备

Table 3 Experimental test equipments

测试设备	型号	带宽
示波器	MSO56B	1 GHz
低压差分探头	TDP1000	1 GHz
高压差分探头	THDP0200	200 MHz
同轴分流器	SSDN41405	2 GHz
直流电源	IT6018C-1500-30	—

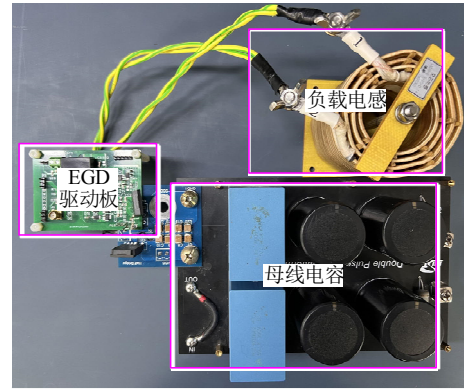


图 12 双脉冲测试平台

Fig. 12 Double pulse test

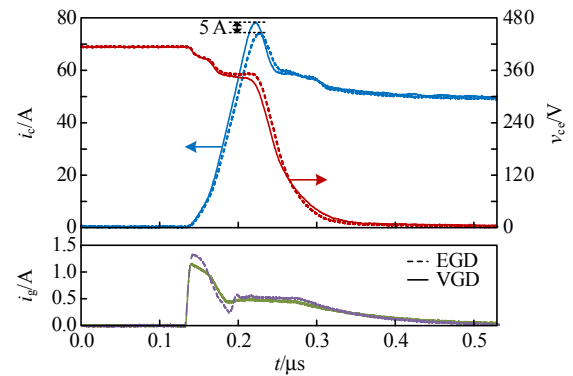


图 13 开通过程 EGD 和 VGD 波形对比  
Fig. 13 Comparison of waveforms of EGD and VGD during turn-on stage

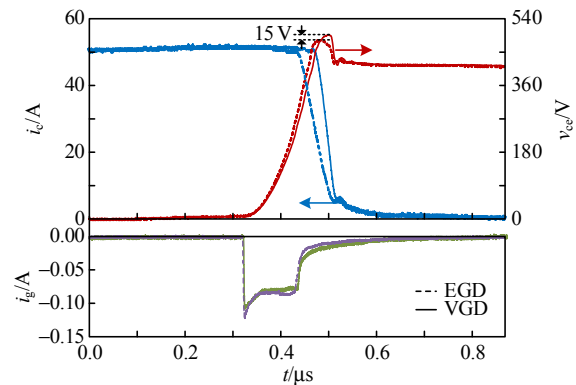


图 14 关断过程 EGD 和 VGD 波形对比  
Fig. 14 Comparison of waveforms of EGD and VGD during turn-off stage

相比，在开通和关断暂态中， $di/dt$  阶段下 EGD 的门极电流会减小，降低功率器件的电流斜率，减小其过冲， $dv/dt$  阶段下 EGD 的门极电流增加，增加功率器件的电压斜率，减小其开关损耗。另外在开通暂态下，保持持门极电阻为  $20\Omega$ ，采用 EGD 使得电流过冲减小了 12.0%，开通损耗由 2.41 mJ 减小至 2.31 mJ，减小了 4.16%，并通过 Matlab 计算， $L_e$  能量被利用的大小为  $3.59\mu J$ 。在关断暂态下，保

持门极电阻为  $26\ \Omega$ 。采用 EGD 使得电压过冲减小了 14.5%，关断损耗由 2.33 mJ 减小至 2.16 mJ，减小了 7.6%，并通过 Matlab 计算， $L_c$  能量被利用的大小为  $4.54\ \mu\text{J}$ 。

改变工况为 200 V/50 A 和 500 V/50 A，对 EGD 的表现进一步实验测试。通过 Matlab 计算，在 200 V/50 A 的工况，采用 EGD 可以使得电流过冲减小 14%，开通损耗由 1.31 mJ 减小至 1.28 mJ，减小了 2.29%，可以使得电压过冲减小 13.5%，关断损耗由 1.62 mJ 减小至 1.57 mJ，减小了 3.08%。在 500 V/50 A 的工况，采用 EGD 可以使得电流过冲减小 13.8%，开通损耗由 3.42 mJ 减小至 3.18 mJ，减小了 7.01%，可以使得电压过冲减小 14.2%，关断损耗由 3.58 mJ 减小至 3.21 mJ，减小了 10.3%。

在 400 V/50 A 的工况下，保持 EGD 驱动回路电阻为  $20\ \Omega$ ，调节辅助电路 1 和 2 中三极管基极电阻。如图 15、16 所示，当  $R_2$  和  $R_1$  阻值范围为 500~3 000  $\Omega$ ，功率器件开通暂态的电流变化率范围为 0.98~1.07 A/ns，功率器件关断暂态的电流变化率范围为 0.89~0.99 A/ns。当  $R_2$  和  $R_1$  阻值范围为 100~1 000  $\Omega$  功率器件开通暂态的电压变化率范围为 3.89~4.34 V/ns，功率器件关断暂态的电压变化率范

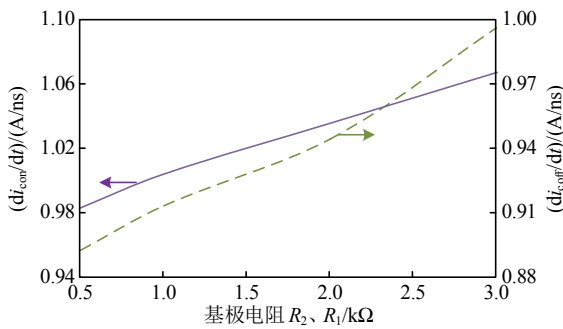


图 15 开通暂态与关断暂态电流斜率变化范围

Fig. 15 Turn-on transient and turn-off transient the slope range of current

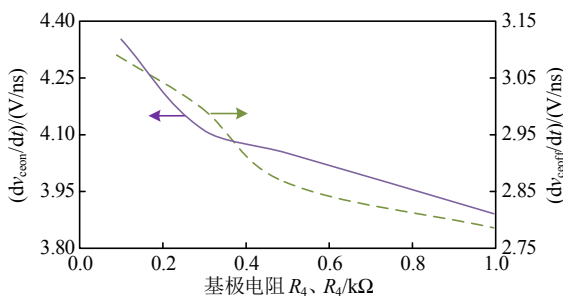


图 16 开通暂态与关断暂态电压斜率变化范围

Fig. 16 Turn-on transient and turn-off transient the slope range of voltage

围为 2.79~3.09 V/ns。

在 400 V/50 A 的工况下，保持 EGD 和 VGD 中驱动回路电阻一致，进行实验对比。图 17、18 分别为开通暂态与关断暂态中功率器件电流和电压变化率的对比，相比 VGD，使用 EGD 时，开通暂态下器件的电流变化率最大减小 0.2 A/ns，电压变化率最大增加 1 V/ns，关断暂态下器件的电流变化率最大减小 0.12 A/ns，电压变化率最大增加 0.49 V/ns。

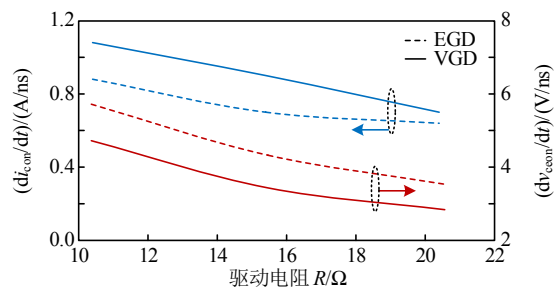


图 17 开通暂态电流斜率与电压斜率对比

Fig. 17 Turn-on transient current slope comparison and voltage slope comparison

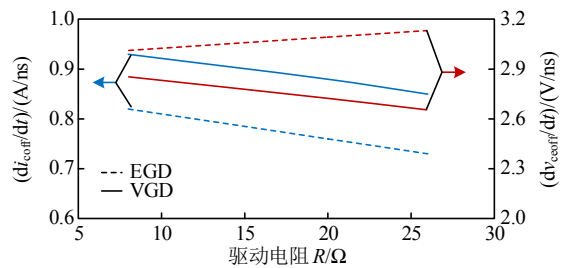


图 18 关断暂态电流斜率与电压斜率对比

Fig. 18 Turn-off transient current slope comparison and voltage slope comparison

图 19 为采用 EGD 和 VGD 时功率器件的开关损耗减小程度对比，相比 VGD，EGD 使得功率器件开通损耗最大减小 4.3%，从 2.5 mJ 减小至 2.39 mJ，关断损耗最大减小 8.2%，从 2.71 mJ 减小至 2.48 mJ。

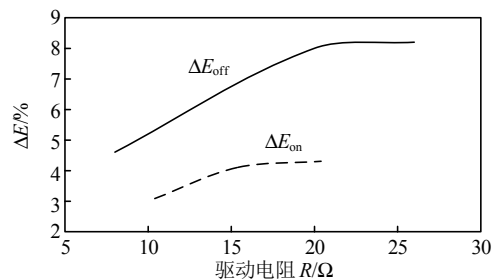


图 19 采用 EGD 与 VGD 在 IGBT 开关损耗对比

Fig. 19 Comparison of IGBT turn-on losses

图 20 为采用 EGD 和 VGD 时器件的电压电流过冲减小程度的对比，相比 VGD，EGD 使得功率器件的电压过冲和电流过冲能分别最大减小 15.3%、18%。其中：

$$\begin{cases} \Delta X = \frac{X(\text{VGD}) - X(\text{EGD})}{X(\text{VGD})} \times 100\% \\ X = E_{\text{on}}, E_{\text{off}}, I_{\text{os}}, V_{\text{os}} \end{cases} \quad (27)$$

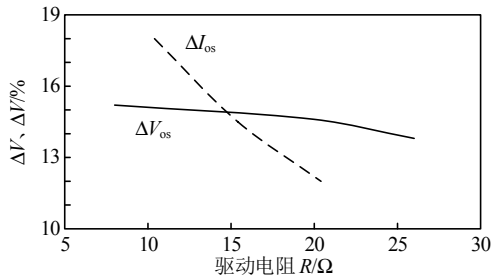


图 20 采用 EGD 与 VGD 在 IGBT 电压电流过冲对比  
Fig. 20 Comparison of IGBT voltage and current overshoot

多组实验表明，EGD 可有效实现集电极电流变化率的减慢，减小过冲，并使集射极电压变化率的增加，达到减小开关损耗目的。

经过文献对比，如表 4 所示，发现从调节能力角度而言，现有工作大多仅调节功率器件开关暂态中某一特定阶段<sup>[12,16,18,20,22-23]</sup>或无法单独调节各个阶段的开关速率<sup>[17]</sup>。现有工作均需要额外电源或对驱动电源输出电压/电流进行控制方能实现驱动速率的调节<sup>[12,15-23]</sup>。而本文所提出的驱动因结构简单，无需复杂的控制运算，在一个开关暂态过程中可实现电压电流过冲与开关损耗的同时优化，在效果和实现方法上均具有明显优势，以 400 V/60 A 工况为例，可以实现电流过冲和电压过冲分别减小 12.0% 和 14.5%，开通损耗和关断损耗分别降低 4.16% 和 7.6%。另外 EGD 在不同工况下对功率器件的过冲均有着较好抑制能力，且 EGD 在更高电压工况应用下，对功率器件开关损耗的减小作用更加明显。

表 4 驱动性能的对比如

Table 4 Comparison of gate drivers

文献	调节能力				是否需要 额外电源	电路复杂度	调节效果			
	开通过程		关断过程				电流 过冲	电压 过冲	开通 损耗	关断 损耗
	di/dt	dv/dt	di/dt	dv/dt						
[15]	可分开单独调节		可分开单独调节		是	复杂，需要较多电流镜	均减小		均增加	
[16]	可调节	固定不可调	固定不可调	可调节		复杂，需要较多电流镜与运放	均不变		均减小	
[17]	可调，但不能分开单独调节		可调，但不能分开单独调节			简单	均减小		均增加	
[18]	固定不可调	可调节	固定不可调	可调节		简单	均不变		均减小	
[19]	可分开单独调节		可分开单独调节			复杂，需要较多运放	不变	未分析	增加	未分析
[20]	可调节	固定不可调	固定不可调			复杂，需要 FPGA	减小	未分析	增加	未分析
[21]	可分开单独调节		固定不可调			复杂，需要 FPGA 和较多 mosfet	减小	未分析	减小	未分析
[22]						复杂，需要 FPGA 和较多比较器				
[14]	可调节	固定不可调	固定不可调	可调节		复杂，需要 FPGA 及较多比较器	均不变			均减小
[23]						复杂，需要 FPGA 及较多比较器				
本文提出的驱动	可分开单独调节		可分开单独调节		否	简单	均减小		均减小	

### 4 结论

本文在深度认识功率器件寄生电感分布特性与能量交互特性的基础上，提出了利用寄生电感能量，无需从驱动提供额外能量即可实现功率器件开关暂态调控，并达到电压/电流过冲与开关损耗的同时优化的目的。首先，以分立 IGBT 功率器件为研究对象，研究了用分布式参数耦合提取方法，构建了一个较全面的功率器件内部与封装的寄生电感模型。

进一步地，通过瞬时能量积分方法，对影响器件开关过程的部分寄生电感的能量交互问题展开

了量化分析。其次，基于寄生电感能量的分析，进而在驱动电路中利用其能量，采用驱动电阻、三极管等元器件，构建并联支路，实现寄生电感上能量转移，基于叠加定律，可以有效控制集电极电流斜率。另外配合 dv/dt 所产生位移电流的分流，有效控制集射极电压斜率。最终通过实验验证该方法的可有效达到损耗与过冲优化目的，并且在电压等级更高的工况下，其效果更优。

### 参考文献

[1] 胡斯登, 陈瑞文, 杨麒筹, 等. 基于开关瞬态高频振荡特征的寄生参数提取原理与实现方法研究[J]. 中国电机

- 工程学报, 2024, 44(12): 4869-4877.
- HU Sideng, CHEN Ruiwen, YANG Qichao et al. Research on the principle and implementation method of parasitic parameter extraction based on switching transient high-frequency oscillation characteristics [J]. Proceedings of the CSEE, 2024, 44(12): 4869-4877(in Chinese).
- [2] 陈材, 裴雪军, 陈宇, 等. 基于开关瞬态过程分析的大容量变流器杂散参数抽取方法[J]. 中国电机工程学报, 2011, 31(21): 40-47.
- CHEN Cai, PEI Xuejun, CHEN Yu, et al. A stray parameter extraction method for high power converters based on turn-on/off transient analysis[J]. Proceedings of the CSEE, 2011, 31(21): 40-47(in Chinese).
- [3] QIAN Cheng, WANG Zhiqiang, XIN Guoqing, et al. Datasheet driven switching loss, Turn-ON/OFF overvoltage,  $di/dt$ , and  $dv/dt$  prediction method for SiC MOSFET[J]. IEEE Transactions on Power Electronics, 2022, 37(8): 9551-9570.
- [4] 陈宝君. 集成电路互连线电阻电感参数提取方法研究[D]. 大连: 大连理工大学, 2012.
- CHEN Baojun. Research on extraction for parasitic resistance and inductance of VLSI interconnects [D]. Dalian: Dalian University of Technology, 2012(in Chinese).
- [5] 於少林, 张兴, 王佳宁, 等. 分立器件并联型叠层母排均流分析及优化设计[J]. 电工技术学报, 2023, 38(8): 2086-2099.
- YU Shaolin, ZHANG Xing, WANG Jianing, et al. The current balance analysis and optimization design of the laminated Busbar with discrete devices in parallel [J]. Transactions of China Electrotechnical Society, 2023, 38(8): 2086-2099(in Chinese).
- [6] 李广卓. 大容量变流器叠层母排杂散电感性能分析[D]. 杭州: 浙江大学, 2019.
- LI Guangzhuo. Study on stray inductance characteristic of laminated Busbar in large capacity converter [D]. Hangzhou: Zhejiang University, 2019(in Chinese).
- [7] 刘鑫. 基于 SiC MOSFET 的 PCB 优化设计[D]. 武汉: 华中科技大学, 2021.
- LIU Xin. PCB optimization design based on SiC MOSFET[D]. Wuhan: Huazhong University of Science & Technology, 2021(in Chinese).
- [8] 黄志召. 碳化硅功率模块的低寄生电感混合封装结构研究[D]. 武汉: 华中科技大学, 2021.
- HUANG Zhizhao. Research on low parasitic inductance hybrid package structure of silicon carbide power module[D]. Wuhan: Huazhong University of Science & Technology, 2021(in Chinese).
- [9] 李辉, 朱哲研, 姚然, 等. 基于寄生电感优化的分立式 SiC MOSFET 器件压接封装方法研究[J]. 中国电机工程学报, 2023, 43(21): 8478-8489.
- LI Hui, ZHU Zheyuan, YAO Ran, et al. Investigation on press-pack packaging method of discrete SiC MOSFET based on parasitic inductance optimization[J]. Proceedings of the CSEE, 2023, 43(21): 8478-8489(in Chinese).
- [10] WANG Miao, LUO Fang, XU Longya. A double-end sourced wire-bonded multichip SiC MOSFET power module with improved dynamic current sharing[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2017, 5(4): 1828-1836.
- [11] Infineon Technologies AG. IKW40N120CH7 [EB/OL]. Munich, Germany: Infineon Technologies AG, 2022(2022-11-25). [http://www.infineon.com/dgdl/Infineon-IKW40N120CH7-DataSheet-v01\\_10-EN.pdf?fileId=8ac78c8c84a33f400184e2a17ad12da3](http://www.infineon.com/dgdl/Infineon-IKW40N120CH7-DataSheet-v01_10-EN.pdf?fileId=8ac78c8c84a33f400184e2a17ad12da3).
- [12] LING Yatao, ZHAO Zhengming, ZHU Yicheng. A self-regulating gate driver for high-power IGBTs[J]. IEEE Transactions on Power Electronics, 2021, 36(3): 3450-3461.
- [13] 刘平, 李海鹏, 苗轶如, 等. 基于驱动电流动态调节的低过冲低损耗 SiC MOSFET 有源门极驱动[J]. 中国电机工程学报, 2020, 40(18): 5730-5741.
- LIU Ping, LI Haipeng, MIAO Yiru, et al. Low overshoot and low loss active gate driver for SiC MOSFET based on driving current dynamic regulation[J]. Proceedings of the CSEE, 2020, 40(18): 5730-5741(in Chinese).
- [14] 冯源. 大功率 IGBT 抑制开关尖峰驱动设计优化[D]. 徐州: 中国矿业大学, 2022.
- FENG Yuan. Design optimization of high-power IGBT suppression switching spike driver[D]. Xuzhou: China University of Mining and Technology, 2022(in Chinese).
- [15] PARK S, JAHNS T M. Flexible  $dv/dt$  and  $di/dt$  control method for insulated gate power switches[J]. IEEE Transactions on Industry Applications, 2003, 39(3): 657-664.
- [16] SHU Lu, ZHANG Junming, PENG Fangzheng, et al. Active current source IGBT gate drive with closed-loop  $di/dt$  and  $dv/dt$  control[J]. IEEE Transactions on Power Electronics, 2017, 32(5): 3787-3796.
- [17] IDIR N, BAUSIERE R, FRANCHAUD J J. Active gate voltage control of turn-on  $di/dt$  and turn-off  $dv/dt$  in insulated gate transistors[J]. IEEE Transactions on Power Electronics, 2006, 21(4): 849-855.
- [18] WANG Zhiqiang, SHI Xiaojie, TOLBERT L M, et al. A  $di/dt$  feedback-based active gate driver for smart switching and fast overcurrent protection of IGBT modules[J]. IEEE Transactions on Power Electronics, 2014, 29(7): 3720-3732.
- [19] TANRIVERDI O, YILDIRIM D. Analog  $dv/dt$  and  $di/dt$  controlled gate driver with self-triggered hold-at-zero

- algorithm for high-power IGBTs[J]. IEEE Transactions on Power Electronics, 2024, 39(1): 1184-1194.
- [20] HUANG Xianjin, WANG Fengchuan, LIU Yixin, et al. Multi-level synthesis gate voltage active control technology for optimizing IGBT switching characteristics [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2023, 11(3): 2918-2929.
- [21] HORII K, YANO H, HATA K, et al. Large-current output digital gate driver for 6500 V, 1000 A IGBT module to reduce switching loss and collector current overshoot[J]. IEEE Transactions on Power Electronics, 2023, 38(7): 8075-8088.
- [22] XIANG Pengfei, HAO Ruixiang, CAI Jingxian, et al. An active gate driver of SiC MOSFET module based on PCB rogowski coil for optimizing tradeoff between overshoot and switching loss[J]. IEEE Transactions on Power Electronics, 2023, 38(1): 245-260.
- [23] ZHANG Fan, YANG Xu, REN Yu, et al. Advanced active gate drive for switching performance improvement and overvoltage protection of high-power IGBTs[J]. IEEE Transactions on Power Electronics, 2018, 33(5): 3802-3815.



童乐天

在线出版日期：2024-08-07。

收稿日期：2024-01-30。

作者简介：

童乐天(1997)，男，硕士研究生，研究方向为宽禁带半导体器件及其驱动技术，[lttong@hust.edu.cn](mailto:lttong@hust.edu.cn);

\*通信作者：彭晗(1984)，女，博士，教授，研究方向为基于宽禁带半导体的电力电子器件和装置、基于能量收集的自供电传感技术等，[pengh@hust.edu.cn](mailto:pengh@hust.edu.cn);

岳乔治(1997)，男，博士研究生，研究方向为宽禁带半导体器件及其驱动技术，[george\\_yue@hust.edu.cn](mailto:george_yue@hust.edu.cn);

辛晴(2000)，女，硕士研究生，研究方向为宽禁带半导体器件及其驱动技术，[qingxin@hust.edu.cn](mailto:qingxin@hust.edu.cn);

童乔凌(1981)，男，博士，教授，研究方向为超大规模集成电路设计，[tongqiaoling@hust.edu.cn](mailto:tongqiaoling@hust.edu.cn)。

(责任编辑 吕鲜艳)